

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2000-307456
(P2000-307456A)

(43)公開日 平成12年11月2日 (2000.11.2)

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-ト* (参考)
H 0 4 B 1/26		H 0 4 B 1/26	B 5 C 0 2 5
1/18		1/18	C 5 C 0 6 4
H 0 4 N 5/44		H 0 4 N 5/44	K 5 K 0 2 0
// H 0 4 N 7/10		7/10	5 K 0 6 2

審査請求 未請求 請求項の数 5 O L (全 26 頁)

(21)出願番号 特願平11-118464

(22)出願日 平成11年4月26日 (1999.4.26)

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 工藤 雄也

埼玉県深谷市幡羅町1丁目9番2号 株式
会社東芝深谷映像工場内

(72)発明者 新宮 康司

埼玉県深谷市幡羅町1丁目9番2号 株式
会社東芝深谷映像工場内

(74)代理人 100076233

弁理士 伊藤 進

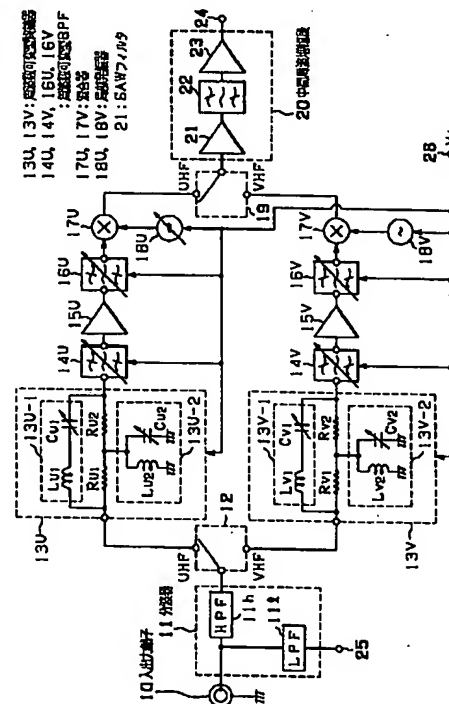
最終頁に続く

(54)【発明の名称】 チューナ及び分波器

(57)【要約】

【課題】 広い周波数帯域に亘って、受信性能を維持及び向上させることができるチューナ及び分波器を提供すること。

【解決手段】 受信周波数にほぼ一致する、前記周波数可変型BPF14uの通過帯域においては低挿入損失であり、受信周波数から外れる、周波数可変型BPF14uの反射帯域においては所定のインピーダンスに調整される周波数可変型終端器13uを、周波数可変型BPF14uの前段に配したことにより、周波数可変型BPF14uの前段に従来使用されていた減衰器や増幅器を設けることなく、分波器11のアイソレーションを確保することが可能であり、受信C/Nや非線形歪みの劣化を抑えることができる。



【特許請求の範囲】

【請求項1】入力された高周波信号の受信周波数に同調する周波数可変型フィルタ手段と、

前記周波数可変型フィルタ手段に前置され、前記受信周波数にほぼ一致する、前記周波数可変型フィルタ手段の通過帯域においては低挿入損失であり、前記受信周波数から外れる、前記周波数可変型フィルタ手段の反射帯域においては所定のインピーダンスに調整される周波数可変型終端器と、

前記周波数可変型フィルタ手段を通過した高周波信号とこれに対応する局部発振信号とを混合して中間周波信号を生成する周波数変換手段と、

を具備したことを特徴とするチューナ。

【請求項2】所定の第1の周波数以下の信号を通す低域通過フィルタと前記第1の周波数より高い所定の第2の周波数以上の信号を通す高域通過フィルタと全帯域通過可能な入出力端子を有し、前記低域通過フィルタの一端と前記高域通過フィルタの一端を結合し、該結合点と前記入出力端子を接続し、前記低域通過フィルタの前記結合点とは異なる側の入力端から入力した前記第1の周波数以下の信号を前記入出力端子から出力し、前記入出力端子から入力された前記第2の周波数以上の信号を前記高域通過フィルタの前記結合点とは異なる側の出力端から出力する分波器において、前記低域通過フィルタと前記高域通過フィルタの間にシールド板を具備したことを特徴とする分波器。

【請求項3】所定の第1の周波数以下の信号を通す低域通過フィルタと前記第1の周波数より高い所定の第2の周波数以上の信号を通す高域通過フィルタと全帯域通過可能な入出力端子を有し、前記低域通過フィルタの一端と前記高域通過フィルタの一端を結合し、該結合点と前記入出力端子を接続し、前記低域通過フィルタの前記結合点とは異なる側の入力端から入力した前記第1の周波数以下の信号を前記入出力端子から出力し、前記入出力端子から入力された前記第2の周波数以上の信号を前記高域通過フィルタの前記結合点とは異なる側の出力端から出力する分波器において、前記低域通過フィルタと前記高域通過フィルタを構成するインダクタの内、前記低域通過フィルタと前記高域通過フィルタの結合部分に隣接するそれぞれのインダクタを前記低域通過フィルタと前記高域通過フィルタが実装された基板に相互に反対面に配置したことを特徴とする分波器。

【請求項4】局部発振手段として電圧制御型高周波発振器を備えており、

前記高周波発振器は、トランジスタと少なくとも4つの可変容量ダイオードとを備えており、第1の可変容量ダイオードは前記トランジスタのベース対エミッタ間の容量を可変するように接続されており、第2の可変容量ダイオードは前記トランジスタのエミッタ対コレクタ間あ

るいはエミッタ対接地間の容量を可変するように接続されており、第3の可変容量ダイオードの一方の端子はコンデンサを介して前記トランジスタのベースに接続されており、前記第3の可変容量ダイオードの他方の端子は少なくとも高周波的に接地されており、第4の可変容量ダイオードの一方の端子はコンデンサを介して前記トランジスタのベースに接続されており、前記第4の可変容量ダイオードの他方の端子は少なくとも高周波的にインダクタと接続されていることを特徴とするチューナ。

10 【請求項5】入力された高周波信号と局部発振手段からの局部発振信号とを混合して中間周波信号を生成する周波数変換手段と、前記周波数変換手段の後段に配され、前記中間周波信号を増幅する第1の増幅手段と、前記第1の増幅手段で増幅された中間周波信号を帯域制限する表面弾性波フィルタと、前記表面弾性波フィルタの後段に配される第2の増幅手段とからなる中間周波増幅段を具備したチューナにおいて、前記表面弾性波フィルタがシールド壁に囲まれたことを特徴とするチューナ。

20 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、CATV、衛星放送、地上波放送などにおけるデジタル変調された信号（QPSK、64QAM、OFDM、8VSBなど）を受信するチューナに関する。

【0002】

【従来の技術】近年のデジタル化、マルチメディア化に伴い、放送分野においては、現行のTVなどの無線系の放送だけでなく、放送と通信の融合化がなされたCATVなどの有線系放送も注目されている。

30 【0003】従来、CATV伝送線路を用いた双方向のデータ伝送の方式が開発され、ビデオ・オンデマンドなどへのサービスへ応用されている。

【0004】一方、CATV回線は、電話回線と比較して大容量のデータ伝送能力を有することから、CATV回線を用いてネットワークを構成し、例えばインターネット等に加加入者端末の通信機器（例えばパソコン）から高速にアクセスできるデータ通信サービスが開発されている。このサービスでは、加入者宅にケーブルモデムと呼ばれるCATV回線とのインターフェースが設置され、ケーブルモデムにデータ通信機器としてのパソコンを接続する。これによって、ユーザーがCATV放送センターを介してインターネット等の外部ネットワークに接続するサービスを可能としている。

【0005】図15は、ケーブルモデムを含むCATV放送システムの概略構成を示すブロック図である。

【0006】図15において、CATV放送センター201は、映像供給装置202と、外部ネットワーク203と接続するサーバー装置204と、このサーバー装置204に接続する信号変換回路205と、映像供給装置202からの変

調された映像信号と信号変換回路205からの変調されたデータ信号を混合したり、或いはCATV回線207からの混合された映像信号とデータ信号を分波する混合分波回路206を具備して構成されている。

【0007】CATV放送センター201には、地上波放送、衛星放送等の通常の放送サービスに伴う映像信号が、映像供給装置202から変調されて混合分波回路206に供給され、その後CATV回線207に送出される。CATV回線207は、光ケーブルと同軸ケーブルのハイブリッドで構成され、複数(図示の場合は2つ)の加入者端末208に接続される。光ケーブルと同軸ケーブルのハイブリッドで構成するとは、センターから伸びる幹線の部分に光ケーブルを利用し加入者宅に引き込むところは同軸ケーブルを利用するシステムである。

【0008】また、上記CATV放送センター201には、インターネット等の外部ネットワーク203と接続されるサーバー装置204が設置されており、このサーバー装置204では加入者の管理や外部とのセキュリティ、ネットワークの管理等を行っている。

【0009】このサーバー装置204と接続された信号変換回路205の下りに関しては、このCATV通信系のデータ生成と変調処理及び周波数変換がなされ、混合分波回路206に供給され、CATV回線207に出力される。

【0010】また、上記加入者端末208から送出された上り信号は、CATV回線207から混合分波回路206を経由して、信号変換回路205で上りデータの復調、サーバー用のフォーマットデータの変換がなされ、サーバー装置204に供給される。

【0011】一方、加入者端末208では、CATV回線207より送られてくる放送信号を、セットトップボックス211で受信し、選局処理及び復調処理等を行った後、表示装置としてのテレビジョン受信機212で再生する。

【0012】また、放送センター201よりCATV回線207を介して送られる下り信号は、ケーブルモデム209にて復調処理が行れた後、ケーブルモデム用の制御データが取り出され、かつ接続されたデータ通信機器としてのパソコン210に必要なデータを供給する。

【0013】一方、パソコン210より送出される上りデータは、ケーブルモデム209により変調処理がなされ、上り信号としてCATV回線207を介してCATV放送センター201に送出される。

【0014】上記のように、このCATV放送システムは、従来よりある加入者端末と異なり、CATVセットトップボックス211による放送センター201からの放送信号受信のみでなく、各端末のケーブルモデム209から積極的に放送センター201への送信を行うことができるようになっている。

【0015】放送センター201と加入者端末208間の通信は、上り/下りの各データについて、上り/下りそれぞれ6MHz、1.5MHzの周波数帯域を持ったQP

SK変調にて送受信を行っている。

【0016】CATV放送の場合、デジタル変調された通常90~860MHz程度の高周波信号をケーブルによってセンター局から各家庭に配信し、この信号をセットトップボックス内のチューナに入力し、チューナによって一回ないし三回の周波数変換によって中間周波数に周波数変換した後、デジタル復調が行われる。

【0017】ケーブルモデムなどの双方向CATVの場合には、上記の通常90~860MHz程度の高周波信号(下り信号:Downstream)に加えて、通常5~50MHz程度のQPSKや16QAMなどのデジタル変調された高周波信号(上り信号:Upstream)で各家庭からセンター局に向けて送信を行う。このように5~50MHzの帯域を加入者側からセンター局へ方向(つまり放送とは逆方向)に割り当て、加入者宅やイベント会場などの映像をセンターに送信したり、中継器やCATVセットトップボックスの異常などをセンターに知らせるために利用している。

【0018】上記下り信号と上り信号は、分波器(Diplexer)によって周波数的に分別される。分波器は下り信号と上り信号が互いに干渉しないようにアイソレーションを十分に確保する必要がある。

【0019】或いは、これらのメディアは一本の同軸ケーブルによって家庭内に引き込まれた後、家庭内における受信機器(端末)の内外で分配器によって分配されてセットトップボックス内の各メディアに対応したチューナのRF部に入力される。分配器はチューナ相互のアイソレーションを十分確保する必要がある。

【0020】図16は従来のチューナを示すブロック図である。図16において、高周波信号は入出力端子100から入力され分波器101の高域通過フィルタ(以下HPFという)101h、減衰器102、増幅器103を通り、UHF/VHF切替スイッチ104に供給される。UHF/VHF切替スイッチ104では、受信周波数帯域がUHF帯かVHF帯かによって、一方の信号経路(105u~109uの経路、または105v~109vの経路)が選択される。

【0021】UHF/VHF切替スイッチ104でUHF帯が選択されている場合には、高周波信号は、受信周波数に同調した周波数可変型BPF105u、増幅器106u、さらに受信周波数に同調した周波数可変型BPF107uを介して混合器108uの一方の入力端に入力される。混合器108uの他方の入力端には局部発振器109uからの局部発振信号が入力される。

【0022】UHF/VHF切替スイッチ104でVHF帯が選択されている場合には、高周波信号は、受信周波数に同調した周波数可変型BPF105v、増幅器106v、さらに受信周波数に同調した周波数可変型BPF107vを介して混合器108vの一方の入力端に入力される。混合器108vの他方の入力端には局部発振器109vからの局部発振信号が入力される。(なお、VHF帯域用周波数可変型B

P F 105v, 107v は 2 つの周波数帯域 (V H F ロー帯, V H F ハイ帯) に分割することが多いがここでは V H F 帯とし省略している。)

前記局部発振器 109u, 109v は電圧制御型の高周波発振器で構成され、入力端子 116 からの選局電圧 V t にて受信周波数に対応した局部発振周波数の信号が得られるよう制御される。また、選局電圧 V t にて周波数可変型 B P F 105u, 107u, 105v, 107v が制御され、受信周波数に同調した通過帯域が得られるよう制御される。

【0023】前記の混合器 108u 及び局部発振器 109u は U H F 帯の高周波信号を中間周波信号に変換する U H F 帯側の周波数変換手段を構成し、混合器 108v 及び局部発振器 109v は V H F 帯の高周波信号を中間周波信号に変換する V H F 帯側の周波数変換手段を構成している。

【0024】混合器 108u または 108v からの中間周波信号は、U H F / V H F 切替スイッチ 110 を経由して、増幅器 111, 表面弾性波フィルタ (以下 S A W フィルタ) 112, 及び増幅器 113 を構成する中間周波増幅段に供給され、ここで中間周波信号の増幅及び中間周波帯域への帯域制限がなされて出力端子 114 から出力される。

【0025】入力端子 115 には図示しないケーブルモデムからの上り信号 (家庭→センター方向) が入力され、分波器 101 のローパスフィルタ (L P F) 1011 を通って入出力端子 100 から出力される。

【0026】図 17 に、周波数可変型 B P F 105u の入力端反射損失 (リターンロス) を示す。横軸に周波数 (M H z) を、縦軸に反射損失 (d B) をとってある。周波数可変型 B P F 105u の入力端反射損失は、B P F 105u の入力端で反射する信号の電力の減衰量を表すもので、受信周波数においては大きく、受信周波数の上下では小さい。(V H F 帯域用周波数可変 B P F 105v の場合も同様な特性を示す。)

このような特性を持つフィルタ回路に分波器 101 を前置した場合は、分波器 101 の端子間アイソレーションが十分得られないことが知られているため、図 16 に示すように前記周波数可変型 B P F 105u 及び 105v の前に減衰器 102 や増幅器 103 を設けて同調周波数以外での反射損失を確保して前段の分波器 101 にリターンする周波数成分を少なくするようにして分波器 101 と接続している。

【0027】図 18 は他の従来例のチューナを示すブロック図である。チューナの入力部に分配器 121 を接続した例を示す。

【0028】図 18 において、高周波信号は入力端子 120 から分配器 121 に入力され、分配器 121 の第 1 の出力端子は増幅器 123 以降の回路に接続され、分配器 121 の第 2 の出力端子 122 は別のメディアに対応した図示しないチューナに接続される。

【0029】前記増幅器 123 の出力は減衰器 124 を通り、U H F / V H F 切替スイッチ 125 に供給される。U H F / V H F 切替スイッチ 125 では、受信周波数帯域が

U H F 帯か V H F 帯かによって、一方の信号経路 (126u ~ 130u の経路、または 126v ~ 130v の経路) が選択される。

【0030】U H F 帯の経路における周波数可変型 B P F 126u, 増幅器 127u, 周波数可変型 B P F 128u, 混合器 129u, 及び局部発振器 130u は、図 16 における周波数可変型 B P F 105u, 増幅器 106u, 周波数可変型 B P F 107u, 混合器 108u, 及び局部発振器 109u と同様である。また、V H F 帯の経路における周波数可変型 B P F 126v, 増幅器 127v, 周波数可変型 B P F 128v, 混合器 129v, 及び局部発振器 130v は、図 16 における周波数可変型 B P F 105v, 増幅器 106v, 周波数可変型 B P F 107v, 混合器 108v, 及び局部発振器 109v と同様である。選局電圧 V t の入力端子 136 についても、図 16 の入力端子 116 と同様であり、入力端子 136 からの選局電圧 V t により受信周波数に応じて、前記局部発振器 130u, 130v の局部発振周波数を制御すると共に、周波数可変型 B P F 126u, 128u, 126v, 128v の通過帯域を制御するようになっている。(なお、V H F 帯域用周波数可変型 B P F 126v, 128v は 2 つの周波数帯域 (V H F ロー帯, V H F ハイ帯) に分割することが多いがここでは V H F 帯とし省略している。)

混合器 129u または 129v からの中間周波信号は、U H F / V H F 切替スイッチ 131 を経由して、増幅器 132, S A W フィルタ 133, 及び増幅器 134 で構成される中間周波増幅段に供給され、ここで中間周波信号の増幅及び中間周波帯域への制限がなされて出力端子 135 から出力される。

【0031】周波数可変型 B P F 126u の入力端反射損失は図 17 と同様である。このような入力端反射特性を持つフィルタ回路に分配器 121 を前置した場合は、分配器 121 の端子間アイソレーションが十分得られないことが知られているため、図 18 に示すように前記周波数可変型 B P F 126u 及び 126v の前に増幅器 123 や減衰器 124 を設けて同調周波数以外での反射損失を確保して前段の分配器 121 と接続している。

【0032】なお、図 16 及び図 18 では減衰器 102, 124 と増幅器 103, 123 を、ともに記載してあるが、減衰器か増幅器いずれか一方の場合もあり得る。

【0033】ところで、図 16 又は図 18 のチューナでは、周波数可変型 B P F の前に減衰器や増幅器を設けないと分波器や分配器のアイソレーションが確保できないが、周波数可変型 B P F の前に減衰器を設けると受信 C / N が劣化し、増幅器を設けると入力レベルが高まることによって前記周波数可変型 B P F 以降の非線形回路 (増幅器や周波数変換器) の非線形歪みが劣化するという問題点があった。

【0034】一般に、上り信号と下り信号を分別する分波器 (図 16 の符号 101 に相当する) は、図 19 ~ 図 21 に示すように構成されている。

【0035】図19は分波器の回路図、図20は図19の分波器を、シールド枠140を備えたチューナの入力部に配設した状態を示している。図21は図20のA-A線から見た断面であり、シールド枠140内には分波器101を搭載した配線基板141が収納され、シールド枠140の上部及び下部には金属製の蓋体143、142が配設されている。

【0036】図19において、分波器101は、上り信号を通し下り帯域を遮断する低域通過フィルタ(LPF部)と、上り帯域を遮断し下り信号を通す高域通過フィルタ(HPF部)から構成され、ケーブルモデムを含む端末では、図16に示したようにチューナ内部の入力部に構成されている。LPF部は、入出力端子100と入力端子115との間に接続したインダクタLL1、LL2、…、LLnと、各インダクタLL1、LL2、…、LLnの接続点と基準電位点間及び入力端子115と基準電位点間に接続したコンデンサCL1、CL2、…、CLnと、各インダクタLL2、LL3、…、LLnに並列接続したコンデンサCL12、CL13、…、CLnとで構成されている。HPF部は、入出力端子100に直列接続したコンデンサCH1、CH2、…、CHn+1と、各コンデンサCH1、CH2、…、CHn+1の接続点と基準電位点間に接続した、コンデンサCH11とインダクタLH1、コンデンサCH12とインダクタLH2、…、コンデンサCH1nとコンデンサLHnの各直列回路とから構成されている。

【0037】ケーブルモデムを含む端末において、入力される下り信号のレベルは通常 $-15 \sim +15$ dBmVであるのに対し、センターへ送信する上り信号は、センターに到達するまでのタップやケーブルによる損失を補う必要から、最大 $+60$ dBmVの高出力レベルになるため、分波器には以下の性能が要求される。

【0038】(イ) 上り帯域の高域端がチューナの中間周波数帯に被るため、上り帯域の高域端で上り信号を送信する際に、下り信号を中間周波信号に変換した後の信号に妨害を与えないために、分波器の高域通過フィルタは前記中間周波数帯で十分な減衰特性を必要とする。

【0039】(ロ) 端末内のケーブルモデムにおける上り信号変調器で生成した上り信号には、増幅器等の歪みによる上り帯域外の高調波成分が含まれていたり、デジタルシンセサイザ方式の変調器では上り帯域外に変調成分が発生したりする。これらは下り帯域の信号への妨害となるため、分波器の低域通過フィルタは遮断域で十分な減衰特性を必要とする。

【0040】ところで、分波器の高域通過フィルタ及び低域通過フィルタがそれぞれ最適設計されていても、前述(図19～図21)のように、チューナ内部に、分波器を構成する場合には、チューナの小型化のため、各フィルタ間距離が十分に確保できず、各々のフィルタを構成するインダクタ等が互いに結合することになる。図1

9～図21では、図19の点線で示したように、LPF部のインダクタLL1とHPF部のインダクタLH1とが相互に電磁誘導で空間的に結合し易い。これにより、高域通過フィルタと低域通過フィルタのアイソレーションが取れず、各フィルタの遮断域において互いのインダクタの共振による盛り上がりや、信号の直接飛び込みによる見掛け上のフィルタの段数の減少により、減衰特性が悪化する問題点があった。

【0041】デジタル変調された信号は位相情報を有するため、これを受信するチューナは位相情報の純度を劣化させないために、局部発振器などに用いられる高周波発振器の位相雑音を小さくする必要がある。

【0042】チューナにおける発振器はCATVや地上波の放送を受信する際には、入力信号より中間周波数(約 $30 \sim 60$ MHz)だけ高く概ね $120 \sim 910$ MHzの範囲で発振する必要がある。通常使用される可変容量ダイオードでは制御電圧範囲(概ね $1 \sim 25$ V)では、発振周波数の上限と下限の比は 1.5 倍～ 2.5 倍程度である。このため、複数の周波数帯域に分割することで全周波数範囲($120 \sim 910$ MHz)をカバーしている。一般には概略 $120 \sim 250$ MHz、 $250 \sim 500$ MHz、 $500 \sim 910$ MHzの3つの周波数帯域に分割して、それぞれにつき $1 \sim 25$ V程度の連続した制御電圧範囲でカバーしている。図22は従来のチューナにおける高周波発振器の回路図である。この図に示す高周波発振器はコレクタ接地型と呼ばれる回路である。

【0043】図22において、高周波発振器は、トランジスタQ1のベースと基準電位点間にコンデンサC1、C2を接続し、エミッタをコンデンサC1、C2の接続点に接続する一方抵抗R1を介して基準電位点に接続し、コレクタを直流電圧Vccの電源端子150に接続する一方コンデンサC3を介して基準電位点に接続し、電源端子150の直流電圧Vccを抵抗R2、R3で分圧した電圧をQ1のベースに供給するようになっている。Q1のベースは、コンデンサC4を介して可変容量ダイオードCv1及びCv2の各カソードに接続し、Cv1のアノードはコンデンサC5と抵抗R4の並列回路を介して基準電位点に接続し、選局電圧Vtの入力端子151がコンデンサC6を介して基準電位点に接続する一方抵抗R5を介して可変容量ダイオードCv1及びCv2の各カソードの接続点に接続し、選局電圧Vtが可変容量ダイオードCv1及びCv2の各カソードに供給されるようになっている。Cv2のアノードは、インダクタL1、コンデンサC7、及びインダクタL2を直列接続してなる共振回路の一端に接続し、該共振回路の他端は抵抗R11を介して直流電圧Vccの電源端子153に接続している。前記インダクタL1とコンデンサC7の接続点は抵抗R7を介して基準電位点に接続し、前記コンデンサC7とインダクタL2の接続点はスイッチ用ダイオードD1のカソードに接続

し、そのアノードはコンデンサC8を介して基準電位点に接続する一方抵抗R8を介して周波数帯域切替え制御信号SWの入力端子152に接続している。前記入力端子152は抵抗R9とコンデンサC9の並列回路を介して基準電位点に接続し、インダクタL2と抵抗R11の接続点はコンデンサC10と抵抗R10の並列回路を介して基準電位点に接続し、電源端子153はコンデンサC11を介して基準電位点に接続している。

【0044】図22に示された回路においては、第1の周波数帯域(120~250MHz)と第2の周波数帯域(250~500MHz)に対して共通のトランジスタQ1が用いられ、共振回路のインダクタL1、L2をダイオードD1により切り換えて2つの発振周波数範囲をカバーしている。この例においては、バンド切替え制御電圧SWのロジックが“ロー(Low)”の場合にダイオードD1が開放インピーダンスになり、選局電圧Vtの印加電圧を可変することにより120~250MHzで発振する。反対にバンド切替え制御電圧SWのロジックが“ハイ(High)”の場合にダイオードD1が短絡インピーダンスになり、選局電圧Vtの印加電圧を可変することにより250~500MHzで発振する。このためトランジスタQ1とコンデンサC1およびコンデンサC2によって発振周波数範囲である120~500MHzの範囲で負性対抗を発生させる必要がある。

【0045】図23に、図22の回路におけるコンデンサC3からトランジスタQ1のベース側を見た場合の負性抵抗を示す。250MHz付近では十分な負性抵抗が得られるが、120MHz付近および500MHz付近では十分な負性抵抗が得られない。

【0046】このため、図22の従来の高周波発振器では、120~500MHzの範囲で負性抵抗を発生させ、希望の発振範囲で十分余裕を持って発振することが困難であり、結果として位相雑音を劣化させるという問題がある。

【0047】デジタルCATV放送において、下り帯域で伝送される信号は、QPSK、QAM等のデジタル変調波であり、一般にアナログ波より10dB程度低いレベルで伝送されている。従って、復調する際には隣接チャンネルにアナログ波が有る場合にも隣接波のレベルを十分に落とす必要があるため、帯域制限フィルタとして中間周波段に表面弾性波フィルタ(以下SAWフィルタ)を使用している。しかし、SAWフィルタは挿入損失が大きいので、所望の雑音指数及び信号レベルを得るために、図24に示すように、SAWフィルタ162の前後に増幅器161、163を配して使用するのが一般的であり、さらに後段に配される増幅器163は、復調に際し比較的高い信号レベルが必要となる場合が多いため、高利得の増幅器になる場合が多い。また、SAWフィルタの実装方法としては、(イ)SAWフィルタ162をチューナの外に配する場合と、(ロ)図25に示すようにチュ

ーナに内蔵する場合がある。

【0048】ところで、中間周波数帯のSAWフィルタの実装方法によって以下の問題が生じる。

【0049】(イ) SAWフィルタをチューナの外、すなわちチューナが実装されるセットのメインボード上に実装される場合は、メインボード上を伝わる中間周波数帯の妨害(例えば、デジタル系のノイズや、上り信号)が直接飛び込む問題が有る。

【0050】(ロ) チューナに内蔵する場合は、シールド効果のあるチューナのシャーシに覆われているため、メインボード上の妨害に対しては有利な構成であり、取り扱いも簡便になるものの、小面積中にSAWフィルタと高利得増幅器が実装されるため、SAWフィルタの入出力間のアイソレーションが取り難く、SAWフィルタ外を伝わる信号成分が多くなり、SAWフィルタ中を伝送した信号との干渉で発生する帯域内リップルが大きくなる問題があった。

【0051】

【発明が解決しようとする課題】上記の如く、従来のチューナには次の(1)~(4)のような問題点があった。

【0052】(1) 周波数可変型BPFの前に減衰器や増幅器を設けないと分波器や分配器のアイソレーションが確保できないが、周波数可変型BPFの前に減衰器を設けると受信C/Nが劣化し、増幅器をRけると入力レベルが高まることによって前記周波数可変型BPF以降の非線形回路(増幅器や周波数変換器)の非線形歪みが劣化するという問題点があった。

【0053】(2) 分波器の高域通過フィルタ及び低域通過フィルタがそれぞれ最適設計されていても、前述のように、チューナ内部に、分波器を構成する場合には、チューナの小型化のため、各フィルタ間距離が十分に確保できず、各々のフィルタを構成するインダクタ等が互いに結合することになる。これにより、高域通過フィルタと低域通過フィルタのアイソレーションが取れず、遮断域において互いのインダクタの共振による盛り上がりや、信号の直接飛び込みによる見掛け上のフィルタの段数の減少により、減衰特性が悪化する問題点があった。

【0054】(3) 120~500MHzの範囲で負性抵抗を発生させ、希望の発振範囲で十分余裕を持って発振することが困難であり、結果として位相雑音を劣化させる問題点があった。

【0055】(4) 中間周波数帯のSAWフィルタの実装方法によって以下の問題が起きる。

【0056】(イ) SAWフィルタをチューナの外、すなわちチューナが実装されるセットのメインボード上に実装される場合は、メインボード上を伝わる中間周波数帯の妨害(例えば、デジタル系のノイズや、上り信号)が直接飛び込む問題が有る。

【0057】(ロ) チューナに内蔵する場合は、シールド効果のあるチューナのシャーシに覆われているため、メ

インボード上の妨害に対しては有利な構成であり、取り扱いも簡便になるものの、小面積中にSAWフィルタと高利得増幅器が実装されるため、SAWフィルタの入出力間のアイソレーションが取り難くなるため、SAWフィルタ外を伝わる信号成分が多くなり、SAWフィルタ中を伝送した信号との干渉で発生する帯域内リップルが大きくなる問題があった。

【0058】そこで、本発明は以上の問題に鑑み、広い周波数帯域に亘って、受信性能を維持及び向上させることができるチューナ及び分波器を提供することを目的とするものである。

【0059】より詳しくは、本発明は上記問題点(1)に鑑み、周波数可変型BPFの前に減衰器や増幅器を設けること無しに、これに接続される分波器や分配器のアイソレーションを確保することができるチューナを提供することを目的とする。

【0060】さらに、本発明は上記問題点(2)に鑑み、分波器を構成する、低域通過フィルタと高域通過フィルタのアイソレーションを確保し、分離特性の良い分波器を提供することを目的とする。

【0061】さらに、本発明は上記問題点(3)に鑑み、希望の発振範囲で十分な負性抵抗を得ることによって、位相雑音の改善を図ることができるチューナを提供することを目的とする。

【0062】さらに、本発明は上記問題点(4)に鑑み、中間周波増幅段のSAWフィルタの入出力のアイソレーションを確保し、帯域内特性及び遮断特性の良いSAWフィルタを備えたチューナを提供することを目的とする。

【0063】

【課題を解決するための手段】請求項1記載の発明によるチューナは、入力された高周波信号の受信周波数に同調する周波数可変型フィルタ手段と、前記周波数可変型フィルタ手段に前置され、前記受信周波数にほぼ一致する、前記周波数可変型フィルタ手段の通過帯域においては低挿入損失であり、前記受信周波数から外れる、前記周波数可変型フィルタ手段の反射帯域においては所定のインピーダンスに調整される周波数可変型終端器と、前記周波数可変型フィルタ手段を通過した高周波信号とこれに対応する局部発振信号とを混合して中間周波信号を生成する周波数変換手段と、を具備したことを特徴とする。

【0064】請求項1の発明においては、周波数可変型BPFの通過帯域においては低挿入損失であり、かつ周波数可変型BPFの反射帯域においては所定のインピーダンスに調整される周波数可変型終端器を、前記周波数可変型BPFの前に減衰器や増幅器を設けること無しに分波器や分配器のアイソレーションを確保することができるため、従来技術のように受信C/Nや非線形歪みが劣化すると

いう問題が発生しない。

【0065】請求項2記載の発明は、所定の第1の周波数以下の信号を通す低域通過フィルタと前記第1の周波数より高い所定の第2の周波数以上の信号を通す高域通過フィルタと全帯域通過可能な入出力端子を有し、前記低域通過フィルタの一端と前記高域通過フィルタの一端を結合し、該結合点と前記入出力端子を接続し、前記低域通過フィルタの前記結合点とは異なる側の入力端から入力した前記第1の周波数以下の信号を前記入出力端子から出力し、前記入出力端子から入力された前記第2の周波数以上の信号を前記高域通過フィルタの前記結合点とは異なる側の出力端から出力する分波器において、前記低域通過フィルタと前記高域通過フィルタの間にシールド板を具備したことを特徴とする。

【0066】請求項2の発明においては、分波器を構成する低域通過フィルタと高域通過フィルタの間にシールド板を設けた構造とすることにより、分波器の低域通過フィルタと高域通過フィルタの互いのアイソレーションが改善し、選択度の良い分波器を得ることができる。

【0067】請求項3記載の発明は、所定の第1の周波数以下の信号を通す低域通過フィルタと前記第1の周波数より高い所定の第2の周波数以上の信号を通す高域通過フィルタと全帯域通過可能な入出力端子を有し、前記低域通過フィルタの一端と前記高域通過フィルタの一端を結合し、該結合点と前記入出力端子を接続し、前記低域通過フィルタの前記結合点とは異なる側の入力端から入力した前記第1の周波数以下の信号を前記入出力端子から出力し、前記入出力端子から入力された前記第2の周波数以上の信号を前記高域通過フィルタの前記結合点とは異なる側の出力端から出力する分波器において、前記低域通過フィルタと前記高域通過フィルタを構成するインダクタの内、前記低域通過フィルタと前記高域通過フィルタの結合部分に隣接するそれぞれのインダクタを前記低域通過フィルタと前記高域通過フィルタが実装された基板に相互に反対面に配置したことを特徴とする。

【0068】請求項3の発明においては、分波器の低域通過フィルタと高域通過フィルタの結合部に隣り合うそれぞれのインダクタを相互に基板の反対面に配置することにより、分波器の低域通過フィルタと高域通過フィルタの互いのアイソレーションが改善し、選択度の良い分波器を得ることができる。

【0069】請求項4記載の発明は、局部発振手段として電圧制御型高周波発振器を備えており、前記高周波発振器は、トランジスタと少なくとも4つの可変容量ダイオードとを備えており、第1の可変容量ダイオードは前記トランジスタのベース対エミッタ間の容量を可変するように接続されており、第2の可変容量ダイオードは前記トランジスタのエミッタ対コレクタ間あるいはエミッタ対接地間の容量を可変するように接続されており、第3の可変容量ダイオードの一方の端子はコンデンサを介

して前記トランジスタのベースに接続されており、前記第3の可変容量ダイオードの他方の端子は少なくとも高周波的に接地されており、第4の可変容量ダイオードの一方の端子はコンデンサを介して前記トランジスタのベースに接続されており、前記第4の可変容量ダイオードの他方の端子は少なくとも高周波的にインダクタと接続されていることを特徴とする。

【0070】請求項4においては、発振器のトランジスタのベース対エミッタ間の容量を可変するための第1の可変容量ダイオードと、前記トランジスタのエミッタ対コレクタ間あるいはエミッタ対接地間の容量を可変するための第2の可変容量ダイオードとを備えたことにより、希望する発振周波数帯域において十分な負性抵抗を得ることができるため、位相雑音が改善する。

【0071】請求項5記載の発明は、入力された高周波信号と局部発振手段からの局部発振信号とを混合して中間周波信号を生成する周波数変換手段と、前記周波数変換手段の後段に配され、前記中間周波信号を増幅する第1の増幅手段と、前記第1の増幅手段で増幅された中間周波信号を帯域制限する表面弾性波フィルタと、前記表面弾性波フィルタの後段に配される第2の増幅手段とからなる中間周波増幅段を具備したチューナにおいて、前記表面弾性波フィルタがシールド壁に囲まれたことを特徴とする。

【0072】請求項5の発明においては、表面弾性波フィルタを、シールド壁で囲まれた専用の領域内に実装した構成とすることにより、表面弾性波フィルタの入出力アイソレーションが改善し、裾切れが良く帯域内リップルも小さい中間周波増幅段を得ることができる。

【0073】

【発明の実施の形態】発明の実施の形態について図面を参照して説明する。図1は本発明の第1の実施の形態のチューナを示すブロック図である。

【0074】図1において、高周波信号は入出力端子10から入力され分波器11の高域通過フィルタ(HPF)11hを通り、UHF/VHF切替スイッチ12に供給される。UHF/VHF切替スイッチ12では、受信周波数帯域がUHF帯かVHF帯かによって、一方の信号経路(13u~18uの経路、または13v~18vの経路)が選択される。

【0075】UHF/VHF切替スイッチ12でUHF帯が選択されている場合には、周波数可変型終端器13uを通り、受信周波数に同調した周波数可変型BPF14uを介して増幅器15uに入力される。

【0076】前記増幅器15uの出力は周波数可変型BPF16uを介して混合器17uの一方の入力端に入力される。混合器17uの他方の入力端には局部発振器18uからの発振信号が入力される。

【0077】UHF/VHF切替スイッチ12でVHF帯が選択されている場合には、周波数可変型終端器13

vを通り、受信周波数に同調した周波数可変型BPF14vを介して増幅器15vに入力される。

【0078】前記増幅器15vの出力は周波数可変型BPF16vを介して混合器17vの一方の入力端に入力される。混合器17vの他方の入力端には局部発振器18vからの発振信号が入力される。

【0079】前記周波数可変型終端器13u、13vの構成については後述する。

【0080】前記局部発振器18u、18vは電圧制御型の高周波発振器で構成され、入力端子26からの選局電圧Vtにて受信周波数に対応した局部発振周波数の信号が得られるよう制御される。また、選局電圧Vtにて周波数可変型BPF14u、16u、14v、16vが制御され、受信周波数に同調した通過周波数帯域が得られるよう制御される。

【0081】混合器17uおよび局部発振器18uはUHF帯の高周波信号を中間周波信号に変換するUHF帯側の周波数変換手段を構成し、混合器17v及び局部発振器18vはVHF帯の高周波信号を中間周波信号に変換するVHF帯側の周波数変換手段を構成している。

【0082】混合器17uまたは17vからの中間周波信号は、UHF/VHF切替スイッチ19を経由して、増幅器21、SAWフィルタ22、及び増幅器23を構成する中間周波増幅段20に供給され、ここで中間周波信号の増幅及び中間周波帯域への制限がなされて出力端子24から出力される。

【0083】入力端子25には図示しないケーブルモデムからの上り信号(家庭→センター方向)が入力され、分波器11のLPF11lを通して入出力端子10から出力される。

【0084】前記周波数可変型終端器13u、13vはブリッジT型BPFの形態をなしている。以下前記周波数可変型終端器13uの構成について説明を行う。インダクタLu1とコンデンサCu1は直列共振回路13u-1を構成している。インダクタLu2とコンデンサCu2は並列共振回路13u-2を構成している。コンデンサCu1とコンデンサCu2は可変容量ダイオードを使用し、前記周波数可変型BPF14uと同様に入力端子26からの選局電圧Vtによって容量値が変わり、これによって前記直列共振回路13u-1および並列共振回路13u-2の共振周波数が変化する。前記2つの共振周波数の共振回路13u-1、13u-2の受信周波数と一致させることにより、受信周波数において、前記直列共振回路13u-1は短絡インピーダンスを呈し、前記並列共振回路13u-2は開放インピーダンスを呈するため、挿入損失が殆ど零で前記周波数可変型BPF14uに入力される。受信周波数から周波数が離れるに従って、前記直列共振回路13u-1は次第に開放インピーダンスを呈していき、一方前記並列共振回路13u-2は短絡インピーダンスを呈していくため、前記周波数可変型終端器13uの入力および出力端子は終

端抵抗器 R_{u1} および終端抵抗器 R_{u2} で終端される。終端抵抗器 R_{u1} , R_{u2} は、CATV などの場合は、 75Ω 程度が選ばれる。なお、前記周波数可変型終端器 $13v$ の構成についても上記と同様である。

【0085】図2に前記周波数可変型終端器 $13u$ 以降の入力端反射損失を示す。横軸に周波数 (MHz) を、縦軸に反射損失 (dB) をとってある。

【0086】図2から分かるように、前記周波数可変型終端器 $13u$ の入力端反射損失は、後段の周波数可変型 BPF $14u$ のインピーダンスによらず、受信周波数以外の周波数帯域においても良好である。

【0087】以上説明した通り、図1の分波器 11 の HPF $11h$ の出力端子には、受信周波数によらずほぼ一定 (例えば 76Ω) のインピーダンスを有した回路が接続される。また、上り信号入力端子 25 から入力された上り信号は分波器 11 の LPF $11l$ を通って入出力端子 10 から出力される。この場合、前記周波数可変型終端器 $13u$ 以降のインピーダンスがほぼ一定で有するため、前記分波器 11 の HPF $11h$ および LPF $11l$ は優れた特性を得ることができ、HPF $11h$ の出力端子と LPF $11l$ の入力端子は十分なアイソレーションを確保できる。

【0088】図3は本発明の第2の実施の形態のチューナを示すブロック図である。

【0089】図3の実施の形態では、高周波信号は入力端子 30 から分配器 31 に入力され、分配器 31 の第1の出力端子は UHF/VHF 切替スイッチ 32 以降の回路に接続され、分配器 31 の第2の出力端子 36 は別のメディアに対応した図示しないチューナに接続される。

【0090】UHF/VHF 切替スイッチ 31 では、受信周波数の帯域が UHF 帯か VHF 帯かによって、一方の信号経路 ($33u \sim 38u$ の経路、または $33v \sim 38v$ の経路) が選択される。図1とは、周波数可変型終端器 $33u$, $33v$ の構成が主に異なっている。

【0091】UHF 帯の経路における周波数可変型終端器 $33u$, 周波数可変型 BPF $34u$, 増幅器 $35u$, 周波数可変型 BPF $36u$, 混合器 $37u$, 及び局部発振器 $38u$ は、図1における周波数可変型終端器 $13u$, 周波数可変型 BPF $14u$, 増幅器 $15u$, 周波数可変型 BPF $16u$, 混合器 $17u$, 及び局部発振器 $18u$ と同様である。また、VHF 帯の経路における周波数可変型終端器 $33v$, 周波数可変型 BPF $34v$, 増幅器 $35v$, 周波数可変型 BPF $36v$, 混合器 $37v$, 及び局部発振器 $38v$ は、図1における周波数可変型終端器 $13v$, 周波数可変型 BPF $14v$, 増幅器 $15v$, 周波数可変型 BPF $16v$, 混合器 $17v$, 及び局部発振器 $18v$ と同様である。選局電圧 V_t の入力端子 37 についても、図1の入力端子 26 と同様であり、入力端子 37 からの選局電圧 V_t にて受信周波数に応じて、前記局部発振器 $38u$, $38v$ の局部発振周波数を

制御すると共に、周波数可変型 BPF $34u$, $36u$, $34v$, $36v$ の通過帯域を制御するようになっている。(なお、VHF 帯域用周波数可変型 BPF $34v$, $36v$ は2つの周波数帯域 (VHF ロー帯, VHF ハイ帯) に分割することが多いがここでは VHF 帯とし省略している。)

混合器 $37u$ または $37v$ からの中間周波信号は、UHF/VHF 切替スイッチ 39 を経由して、増幅器 41 , SAW フィルタ 42 , 及び増幅器 43 で構成される中間周波増幅段 40 に供給され、ここで中間周波信号の増幅及び中間周波帯域への制限がなされて出力端子 44 から出力される。

【0092】前記周波数可変型終端器 $33u$ は、インダクタ L_{u3} 及びコンデンサ C_{u3} の並列共振回路 $33u-1$ と、抵抗器 R_{u3} とを直列接続し、該直列接続回路を切替スイッチ 39 の UHF 側出力端子と基準電位点との間に接続して構成されている。コンデンサ C_{u3} は後述のコンデンサ C_v3 と同様に可変容量ダイオードを使用し、その容量値が選局電圧 V_t により受信周波数に応じて可変されるようになっている。インダクタ L_{u3} とコンデンサ C_{u3} で構成される並列共振回路 $33u-1$ は、受信周波数で開放インピーダンスを呈し、受信周波数から周波数が離れるに従って前記並列共振回路 $33u-1$ は次第に短絡インピーダンスを呈していく。従って、周波数可変型 BPF $34u$ の受信周波数帯域外が開放インピーダンスを呈するような回路の場合は、前記周波数可変型終端器 R_{u3} で終端されることによって、周波数可変終端器 $33u$ 以降の入力端反射損失は図2と同様な特性を得ることができる。

【0093】なお、VHF 帯域用周波数可変型終端器 $33v$ は、インダクタ L_{v3} , $L_{v3'}$ とコンデンサ C_v3 の並列共振回路 $33v-1$ と、抵抗器 R_{u3} とを直列接続し、かつインダクタ $L_{v3'}$ の両端を開放又は短絡するスイッチ SW を設けて、この直列接続回路を切替スイッチ 39 の UHF 側出力端子と基準電位点との間に接続して構成されている。スイッチ SW は、VHF 帯の2つの周波数帯域 (VHF ロー帯, VHF ハイ帯) を切り替えるのに使用される。

【0094】前記コンデンサ C_{u3} , C_v3 には、選局電圧 V_t によって容量値が変わる可変容量ダイオードが用いられる。

【0095】以上説明した周波数可変型終端器 $33u$, $33v$ が前記分配器 31 の一方の出力端子に接続され、他方の出力端子 36 にも入力端反射損失が良好な回路を接続することにより、前記分配器 31 の2つの出力端子間アイソレーションが十分確保できる。

【0096】図4は本発明の第3の実施の形態のチューナに用いられる分波器を示す回路図、図5はチューナ内に図4の分波器を配設した状態の斜視図、図6は図5の A-A 線断面図であり、シールド枠 40 内には分波器 1

1を搭載した配線基板42が収納され、シールド枠40の上部及び下部には金属製の蓋体44、43が配設されている。

【0097】図4において、分波器11は、上り信号を通し下り帯域を遮断する低域通過フィルタ(LPF部)と、上り帯域を遮断し下り信号を通す高域通過フィルタ(HPF部)から構成され、ケーブルモデムを含む端末では、図1に示したようにチューナ内部の入力部に構成されている。LPF部は、入出力端子10と入力端子25との間に接続したインダクタLL1、LL2、…、LLnと、各インダクタLL1、LL2、…、LLnの接続点と基準電位点間及び入力端子25と基準電位点間に接続したコンデンサCL1、CL2、…、CLnと、各インダクタLL2、LL3、…、LLnに並列接続したコンデンサCL12、CL13、…、CLnとで構成されている。HPF部は、入出力端子10に直列接続したコンデンサCH1、CH2、…、CHn+1と、各コンデンサCH1、CH2、…、CHn+1の接続点と基準電位点間に接続した、コンデンサCH11とインダクタLH1、コンデンサCH12とインダクタLH2、…、コンデンサCH1nとコンデンサLHnの各直列回路とから構成されている。

【0098】そして、図5及び図6にも示されるように、HPF部のインダクタLH1～LHnと、LPF部のインダクタLL1～LLnを分離するように、HPF部とLPF部間にシールド板41が設けられており、HPF部内及びLPF部内の各インダクタは、それぞれ互いに結合し難い向きに配置されているものとする。

【0099】上記の構成にすることにより、HPF部のインダクタとLPF部のインダクタの相互誘導による空間的な結合が無くなり、各フィルタの減衰域の減衰特性の劣化を無くすることが可能となる。

【0100】図7は本発明の第4の実施の形態のチューナに配設した分波器の断面図であり、シールド枠40内には分波器11を搭載した配線基板42が収納され、シールド枠40の上部及び下部には金属製の蓋体44、48が配設されている。

【0101】図7において、図中LH1は、HPF部のインダクタLH1～LHnのうちLPF部との結合部に最も近いインダクタであり、LL1はLPF部のインダクタLL1～LLnのうちHPF部との結合部に最も近いインダクタを示す。HPF部の前記インダクタLH1を基板42の表面に、LPF部の前記インダクタLL1を基板42の裏面に配設した。なお、HPF部内及びLPF部内の各インダクタは、それぞれ互いに結合し難い向きに配置されているものとする。

【0102】上記の構成にすることにより、結合し易い位置関係にある結合部に最も近いインダクタ同士が結合し難くなるため、遮断域の減衰特性の劣化を抑えることが可能となる。図7の実施の形態では、HPF部のイン

ダクタLH1を基板42の表面に、LPF部のインダクタLL1を基板42の裏面に配したが、HPF部のインダクタLH1を基板42の裏面、LPF部のインダクタLL1を基板42の表面に配しても同様の効果を得ることができる。また、図7では、基板裏面のインダクタLL1を基板表面同様に空芯コイルで示したが、表面実装可能なチップタイプのインダクタを使用しても良い。

【0103】なお、図4～図6に示したシールド板の配置、及び図7に示したような基板42の表裏面におけるインダクタの配置、の両方を併用することも本発明に係わるもう1つの実施の形態であり、HPFとLPFのアイソレーションを取る上で、効果的な実施の形態となる。

【0104】図8は本発明の第5の実施の形態のチューナにおける局部発振器を示す回路図である。この図に示す高周波発振器はコレクタ接地型と呼ばれる回路である。図22と同一部分には同一符号を付してある。

【0105】図8において、高周波発振器は、トランジスタQ1のベースと基準電位点間にコンデンサC1、C2を接続し、エミッタをコンデンサC1、C2の接続点に接続する一方抵抗R1を介して基準電位点に接続し、コレクタを直流電圧Vccの電源端子50に接続する一方コンデンサC3を介して基準電位点に接続し、電源端子50の直流電圧Vccを抵抗R2、R3で分圧した電圧をQ1のベースに供給するようにしている。

【0106】Q1のベースとエミッタ間には、コンデンサC21、第1的可変容量ダイオードCv11及びコンデンサC22からなる直列回路を接続し、Q1のエミッタと基準電位点間には、コンデンサC23及び第2的可変容量ダイオードCv12からなる直列回路を接続している。

【0107】Q1のベースは、コンデンサC4を介して第3、第4的可変容量ダイオードCv1及びCv2の各カソードに接続し、Cv1のアノードはコンデンサC5と抵抗R4の並列回路を介して基準電位点に接続し、選局電圧Vtの入力端子51がコンデンサC6を介して基準電位点に接続する一方抵抗R5を介して第3、第4的可変容量ダイオードCv1及びCv2の各カソードの接続点に接続し、選局電圧Vtが可変容量ダイオードCv1及びCv2の各カソードに供給されるようになっている。また、前記コンデンサC21と前記第1的可変容量ダイオードCv11のアノードの接続点は抵抗R21を介して基準電位点に接続しており、選局電圧Vtの入力端子51が抵抗R22を介して第1的可変容量ダイオードCv11のカソードに接続する一方抵抗R23を介して前記第2的可変容量ダイオードCv12のカソードに接続し、選局電圧Vtが第1、第2的可変容量ダイオードCv11及びCv12の各カソードに供給されるようになっている。

【0108】前記第4的可変容量ダイオードCv2のアノードは、インダクタL1、コンデンサC7、及びインダクタL2を直列接続してなる共振回路の一端に接続し、

該共振回路の他端は抵抗R11を介して直流電圧Vccの電源端子53に接続している。前記インダクタL1とコンデンサC7の接続点は抵抗R7を介して基準電位点に接続し、前記コンデンサC7とインダクタL2の接続点はスイッチ用ダイオードD1のカソードに接続し、そのアノードはコンデンサC8を介して基準電位点に接続する一方抵抗R8を介して周波数帯域切替え制御信号SWの入力端子52に接続している。前記入力端子52は抵抗R9とコンデンサC9の並列回路を介して基準電位点に接続し、インダクタL2と抵抗R11の接続点はコンデンサC10と抵抗R10の並列回路を介して基準電位点に接続し、電源端子53はコンデンサC11を介して基準電位点に接続している。

【0109】図8に示された回路においては、第1の可変容量ダイオードCv11はトランジスタQ1のベース対エミッタ間の容量値を可変するように接続されており、第2の可変容量ダイオードCv12は前記トランジスタQ1のエミッタ対基準電位点間の容量値を可変するように接続されている。第3、第4の可変容量ダイオードCv1、Cv2はそれぞれ、図22の従来例におけるCv1、Cv2と同一のものである。

【0110】共振回路のインダクタL1とL2をダイオードD1により切り換えて、概ね120～250MHzと250～500MHzの2つの発振周波数範囲を共通のトランジスタQ1でカバーしている。

【0111】バンド切替え制御電圧SWのロジックが“ロー (Low)”の場合にダイオードD1が開放インピーダンスになり、選局電圧Vtの印加電圧を可変することにより120～250MHzで発振する。反対にバンド切替え制御電圧SWのロジックが“ハイ (High)”の場合にダイオードD1が短絡インピーダンスになり、選局電圧Vtの印加電圧を可変することにより250～500MHzで発振する。

【0112】言い換えると、選局電圧Vtが約1Vの場合にSWのロジックが“ロー”の場合は120MHzで発振し、SWのロジックが“ハイ”の場合は250MHzで発振するためには、選局電圧Vtが1Vのときに120～250MHzまでの周波数範囲で負性抵抗が必要になる。また、選局電圧Vtが約2.5Vの場合にSWのロジックが“ロー”の場合は250MHzで発振し、SWのロジックが“ハイ”の場合は500MHzで発振するためには、選局電圧Vtが2.5Vのときに250～500MHzまでの周波数範囲で負性抵抗が必要になる。

【0113】図8の回路によれば、図9に示されるように希望発振範囲で十分な負性抵抗を得ることができる。

【0114】図9に、図8の回路におけるコンデンサC4からトランジスタQ1のベース側を見た場合の負性抵抗を示す。実線の曲線AはVtの印加電圧が1Vの場合の負性抵抗を示し、点線の曲線BはVtの印加電圧が2.5Vの場合の負性抵抗を示す。Vtの印加電圧を1Vか

ら2.5Vまで次第に上昇させると負性抵抗の曲線は図9の実線の曲線Aから点線の曲線Bに次第に変化していく。このように、図22の従来のチューナにおけるC4からQ1のベース側を見た場合の負性抵抗が、選局電圧Vtの変化に関係なく図23のように変化する特性であるのに対して、図8のチューナでは選局電圧Vtの1～2.5Vの変化に対して図9のように選局電圧Vtが1Vのときに120～250MHzまでの周波数範囲で負性抵抗が変化し、選局電圧Vtが2.5Vのときに250～500MHzまでの周波数範囲で負性抵抗が変化する。結果として、希望発振範囲で十分な負性抵抗を得て、位相雑音の劣化を抑えることができる。

【0115】図10は本発明の第6の実施の形態のチューナにおける局部発振器を示す回路図である。この図に示す回路は、図8の回路と同様にコレクタ接地型の高周波発振器である。

【0116】図10において、図8の回路と異なる点は、第2の可変容量ダイオードCv12をトランジスタQ1のエミッタ対コレクタ間の容量値を可変するように接続したことである。また、図8に対して、選局電圧Vtを供給する手段に関する変更を行った例を示している。

【0117】図10の構成を以下に説明する。高周波発振器は、トランジスタQ1のベースと基準電位点間にコンデンサC1、C2を接続し、エミッタをコンデンサC1、C2の接続点に接続する一方抵抗R1を介して基準電位点に接続し、コレクタを直流電圧Vccの電源端子50に接続する一方コンデンサC3を介して基準電位点に接続し、電源端子50の直流電圧Vccを抵抗R2、R3で分圧した電圧をQ1のベースに供給するようにしている。

【0118】Q1のベースとエミッタ間には、コンデンサC21及び第1の可変容量ダイオードCv11からなる直列回路を接続し、Q1のエミッタとコレクタ間には、第2の可変容量ダイオードCv12及びコンデンサC23からなる直列回路を接続している。

【0119】Q1のベースは、コンデンサC4、C5を介して第3の可変容量ダイオードCv1のカソードに接続し、Cv1のアノードはコンデンサC5と抵抗R4の並列回路を介して基準電位点に接続している。Q1のベースは、コンデンサC4を介して第4の可変容量ダイオードCv2のカソードに接続し、Cv2のアノードは抵抗R7を介して基準電位点に接続する一方インダクタL1、コンデンサC7、及びインダクタL2を直列接続してなる共振回路の一端に接続し、該共振回路の他端は抵抗R11を介して直流電圧Vccの電源端子53に接続している。

【0120】選局電圧Vtの入力端子51はコンデンサC6を介して基準電位点に接続する一方、抵抗R4を介して第3の可変容量ダイオードCv1のカソードに接続し、かつ抵抗R5を介して第4の可変容量ダイオードCv2のカソードに接続し、選局電圧Vtが可変容量ダイオ

ードCv1及びCv2の各カソードに供給されるようになっている。

【0121】また、前記コンデンサC21と前記第1の可変容量ダイオードCv11のアノードの接続点は抵抗R21を介して基準電位点に接続しており、さらに前記コンデンサC23と前記第2の可変容量ダイオードCv12のアノードの接続点は抵抗R23を介して基準電位点に接続しており、選局電圧Vtの入力端子51が抵抗R22を介して第1、第2の可変容量ダイオードCv11及びCv12の各カソードに接続し、選局電圧Vtが第1、第2の可変容量ダイオードCv11及びCv12の各カソードに供給されるようになっている。

【0122】前記コンデンサC7とインダクタL2の接続点はスイッチ用ダイオードD1のカソードに接続し、そのアノードはコンデンサC8を介して基準電位点に接続する一方抵抗R8を介して周波数帯域切替制御信号SWの入力端子52に接続している。前記入力端子52は抵抗R9とコンデンサC9の並列回路を介して基準電位点に接続し、インダクタL2と抵抗R11の接続点はコンデンサC10と抵抗R10の並列回路を介して基準電位点に接続し、前記電源端子53はコンデンサC11を介して基準電位点に接続する構成となっている。図10の作用効果は、図8と同様である。

【0123】図11は本発明の第7の実施の形態のチューナにおける中間周波増幅段の構成を示すブロック図、図12はその構造を示す斜視図である。

【0124】本実施の形態は、図1又は図3における中間周波増幅段20又は40の改善に関するものである。

【0125】図11の中間周波増幅段は、入力端子61と出力端子66間に、第1の増幅手段としての増幅器62と、例えば金属製パッケージのSAWフィルタ63と、第2の増幅手段としての増幅器65と、が直列に接続している。ここで、SAWフィルタ63は、シールド壁64で囲んだ構成としている。

【0126】図示しない周波数変換手段からの中間周波信号は入力端子61に供給され、該中間周波信号は増幅器62で増幅された後、SAWフィルタ63で所定の中間周波帯域に制限される。その後さらに増幅器65で中間周波増幅され、出力端子66にチューナ出力として取り出される。

【0127】図12に示すように、SAWフィルタ63の周りをシールド壁64で囲んだ構成となっており、各シールド壁64とも少なくとも一部が配線基板65の表面の接地パターンに半田付けされているか、基板65の裏面に貫通し、基板65の裏面の接地パターンと半田付けされているものとする。

【0128】以上の構成にすることにより、SAWフィルタ63の周囲が低インピーダンスであるシールド壁64で仕切られることにより、回路パターンを介してSAWフィルタ63の入力端子から出力端子に回り込む信号

が少なくなり、更に、シールドされたSAWフィルタ63の領域で前段の増幅器62と後段の増幅器65が隔てられることにより、増幅器65の出力から増幅器62の入力に回り込む信号も減少するため、SAWフィルタ63の遮断域の減衰特性および、帯域内リップル特性の劣化を抑えることが可能になる。

【0129】なお、図11及び図12の実施の形態では、SAWフィルタ63は金属パッケージの場合を示しているが、図13及び図14に示すようなプラスチックパッケージのSAWフィルタでも同様の効果を得ることができる。

【0130】図13は本発明の第8の実施の形態のチューナにおける中間周波増幅段の他の構成例を示す斜視図、図14は図13におけるA-A線断面図である。本例では、図12における金属性パッケージのSAWフィルタ63に代えて、プラスチックパッケージのSAWフィルタ70を配設したものであり、しかも図13及び図14では、一定の厚みを有し、基板65の表面に対して垂直方向に伸びた縦型のプラスチックパッケージのSAWフィルタ70が配設されている。

【0131】縦型のプラスチックパッケージのSAWフィルタ70の場合、図14に示すようにSAWフィルタ70の傾きを変えることができるため、パッケージとシールド壁64の距離により、パッケージ内にあるSAWフィルタの表面パターンとシールド壁64とで形成される静電容量が変わり、SAWフィルタの入出力インピーダンスを微調整することができる。すなわち、SAWフィルタ70の傾きを変えることによりSAWフィルタの通過帯域特性の微調整が可能になる。

【0132】

【発明の効果】以上説明したように本発明によれば、広い周波数帯域に亘って、受信性能を維持及び向上させることができる。特に、広い周波数帯域に亘って反射損失が良好であり、分波器や分配器のアイソレーションを確保することができ、分波器を構成する、低域通過フィルタと高域通過フィルタの電磁的に結合し易い部分を分離できるようにして両フィルタ間のアイソレーションを確保し、分離特性の良い分波器を得ることができ、さらに希望の発振範囲で十分な負性抵抗を得ることによって、高周波発振器の位相雑音による劣化を抑えることができ、中間周波増幅段のSAWフィルタの入出力のアイソレーションを確保し、帯域内特性及び遮断特性の良いSAWフィルタを得ることができるため、良好な特性を持ったチューナを実現することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態のチューナを示すブロック図。

【図2】図1の周波数可変型終端器以降の入力端反射損失を示す図。

【図3】本発明の第2の実施の形態のチューナを示すブ

ロック図。

【図 4】本発明の第 3 の実施の形態のチューナにおける分波器を示す回路図。

【図 5】図 4 の分波器をチューナ内に配設した状態の斜視図。

【図 6】図 5 の A-A 線断面図。

【図 7】本発明の第 4 の実施の形態のチューナにおける分波器の断面図。

【図 8】本発明の第 5 の実施の形態のチューナにおける局部発振器を示す回路図。

【図 9】図 8 における、コンデンサ C4 から Q1 のベース側を見た場合の負性抵抗を示す図。

【図 10】本発明の第 6 の実施の形態のチューナにおける局部発振器を示す回路図。

【図 11】本発明の第 7 の実施の形態のチューナにおける中間周波増幅段の構成を示すブロック図。

【図 12】図 11 の構造を示す斜視図。

【図 13】本発明の第 8 の実施の形態のチューナにおける中間周波増幅段の他の構成例を示す斜視図。

【図 14】図 13 の A-A 線断面図。

【図 15】一般的な双方向の CATV 送受信システムを示すブロック図。

【図 16】従来例のチューナを示すブロック図。

【図 17】図 16 の周波数可変型 BPF の入力端反射損失を示す図。

【図 18】他の従来例のチューナを示すブロック図。

【図 19】図 16 のチューナに用いられる分波器を示す回路図。

【図 20】図 19 の分波器をチューナ内に配設した状態の斜視図。

【図 21】図 20 の A-A 線断面図。

【図 22】従来例のチューナ内の局部発振器を示す回路図。

【図 23】図 22 における、コンデンサ C4 から Q1 の

ベース側を見た場合の負性抵抗を示す図。

【図 24】従来例のチューナ内の中間周波増幅段の構成を示すブロック図。

【図 25】図 24 の構造を示す斜視図。

【符号の説明】

10…入出力端子

11…分波器

11h…高域通過フィルタ (HPF)

11l…低域通過フィルタ (LPF)

10 12, 32…UHF/VHF 切替えスイッチ

13u, 13v, 23u, 33v…周波数可変型終端器

14u, 14v, 34u, 34v…周波数可変型 BPF (周波数可変型フィルタ手段)

15u, 15v, 35u, 35v…増幅器

18u, 18v, 38u, 38v…局部発振器 (高周波発振器)

20, 40…中間周波増幅段

21, 41, 62…増幅器 (第 1 の増幅手段)

22, 42, 63, 70…表面弾性波フィルタ (SAW フィルタ)

20 23, 43, 65…増幅器 (第 2 の増幅手段)

25…入出力端子

31…分配器

40…シールド枠

41…シールド板

42…基板

64…シールド壁

LH1, LH2, …, LHn…HPF 側インダクタ

LL1, LL2, …, LLn…LPF 側インダクタ

30 Q1…トランジスタ

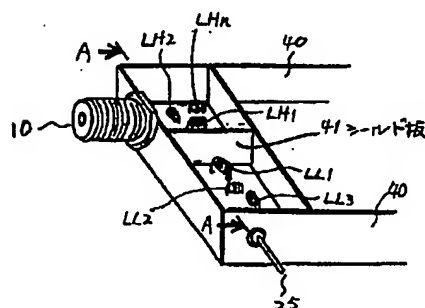
Cv1…第 1 の可変容量ダイオード

Cv2…第 2 の可変容量ダイオード

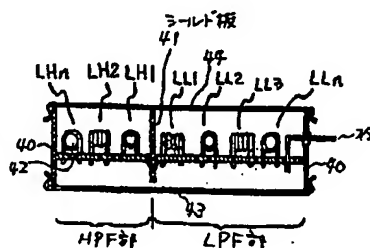
Cv3…第 3 の可変容量ダイオード

Cv4…第 4 の可変容量ダイオード

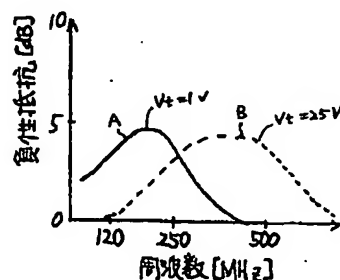
【図 5】



【図 6】

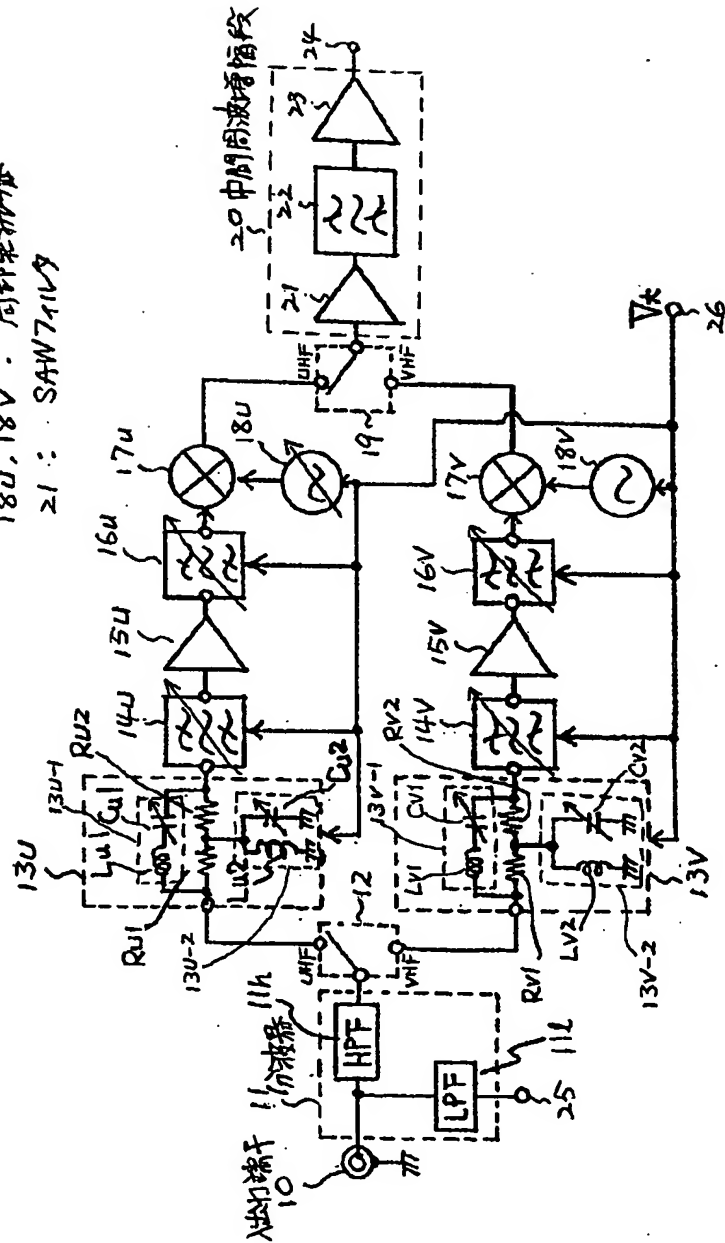


【図 9】

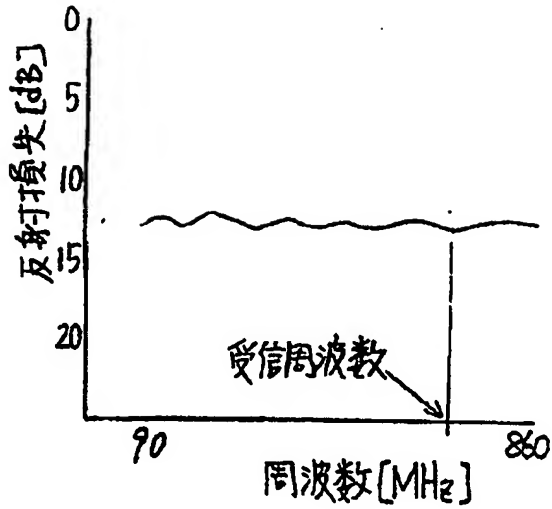


【図 1】

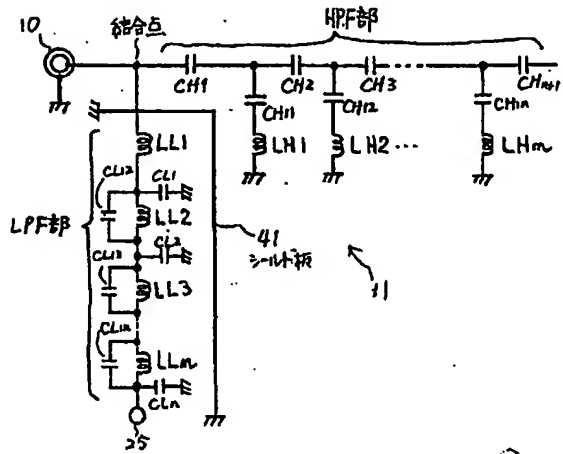
13U, 13V : 周波数可変型終端器
 14U, 14V, 16U, 16V : 周波数可変型BPF
 17U, 17V : 混合器
 18U, 18V : 局部発振器
 21 : SAW711V8



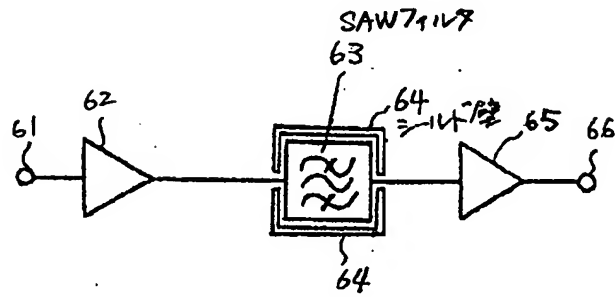
【図2】



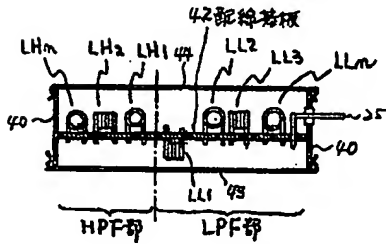
【図4】



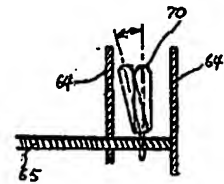
【図11】



【図7】

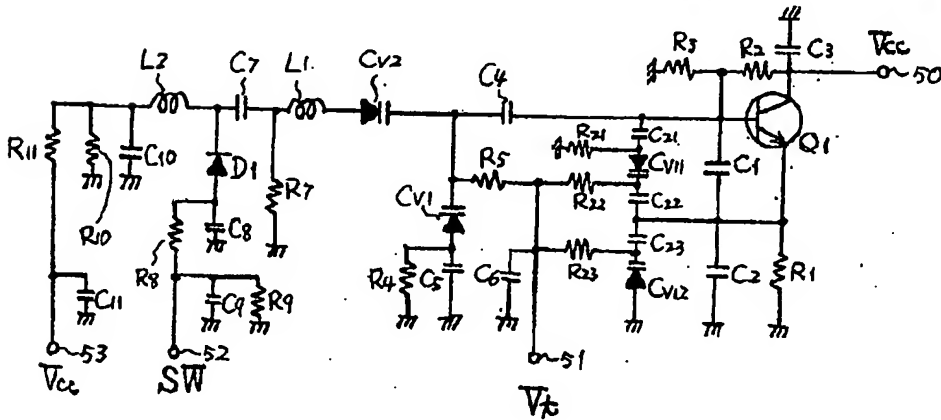


【図14】

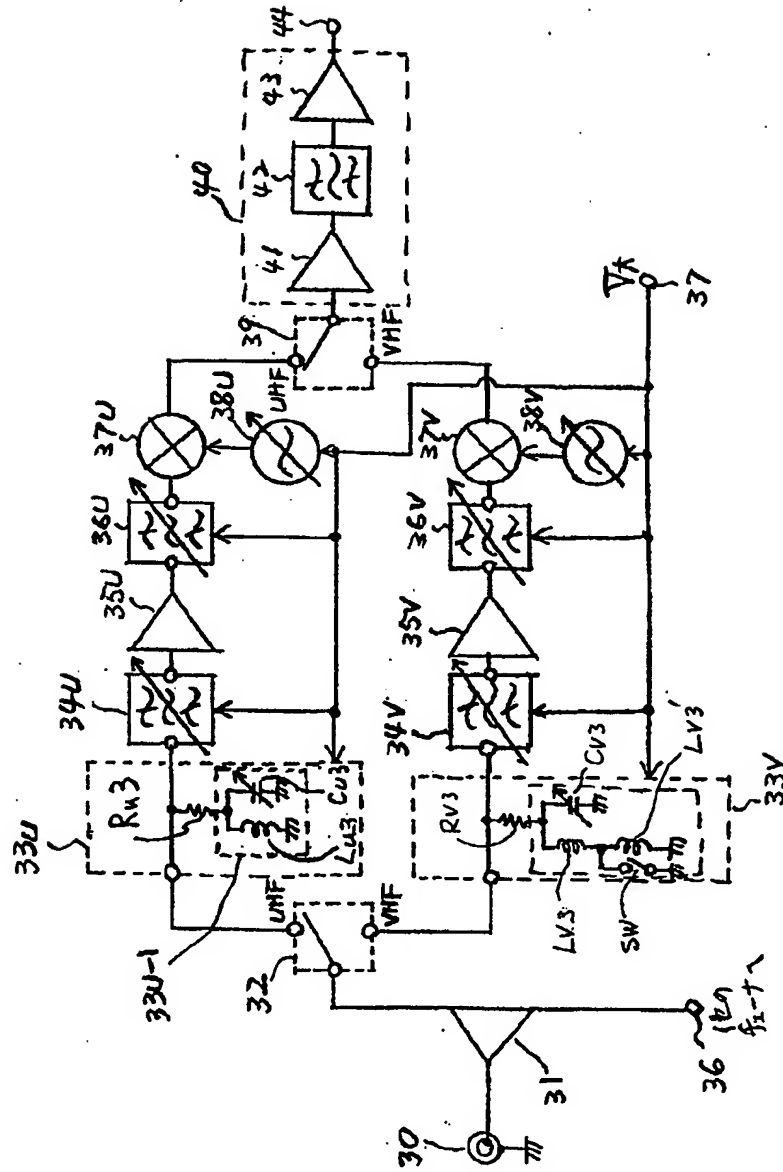


【図8】

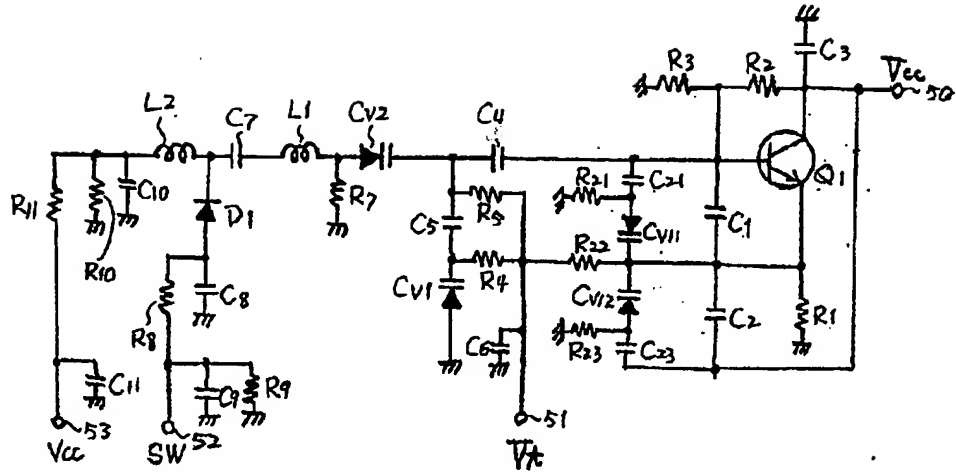
CV11: 100V 可変容量ダイオード
 CV12: 20V " "
 CV1: 30V " "
 CV2: 40V " "



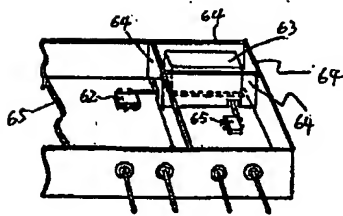
【図3】



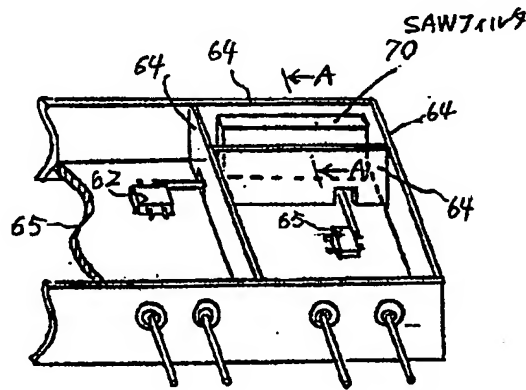
【図10】



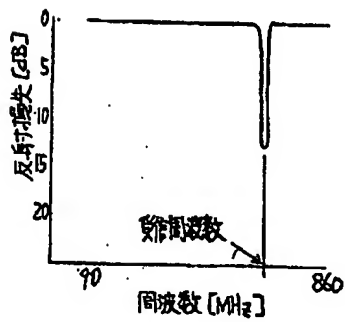
【図12】



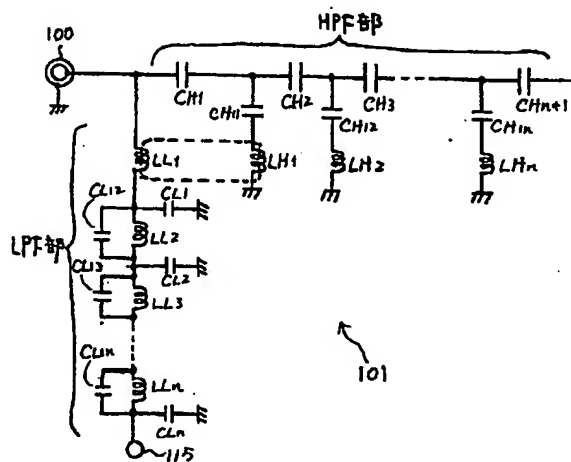
【図13】



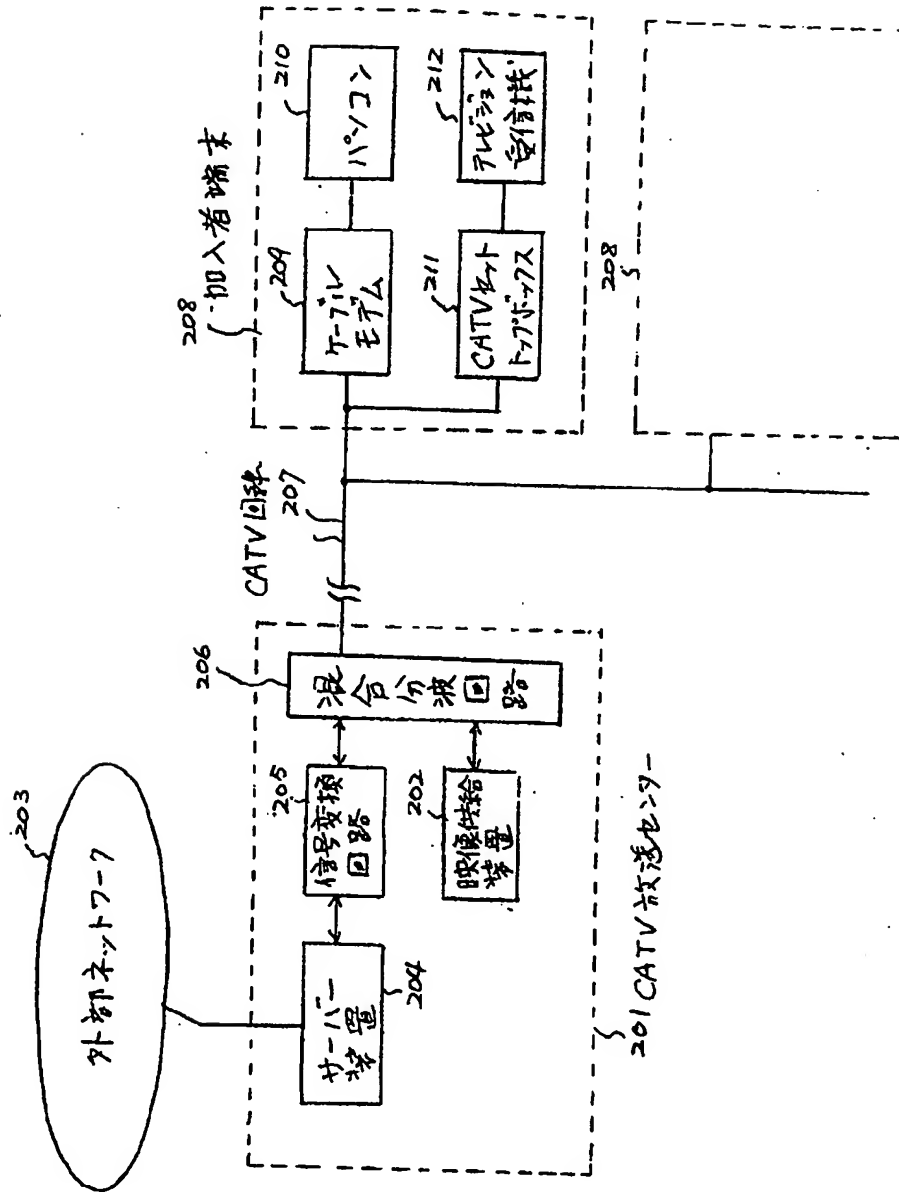
【図17】



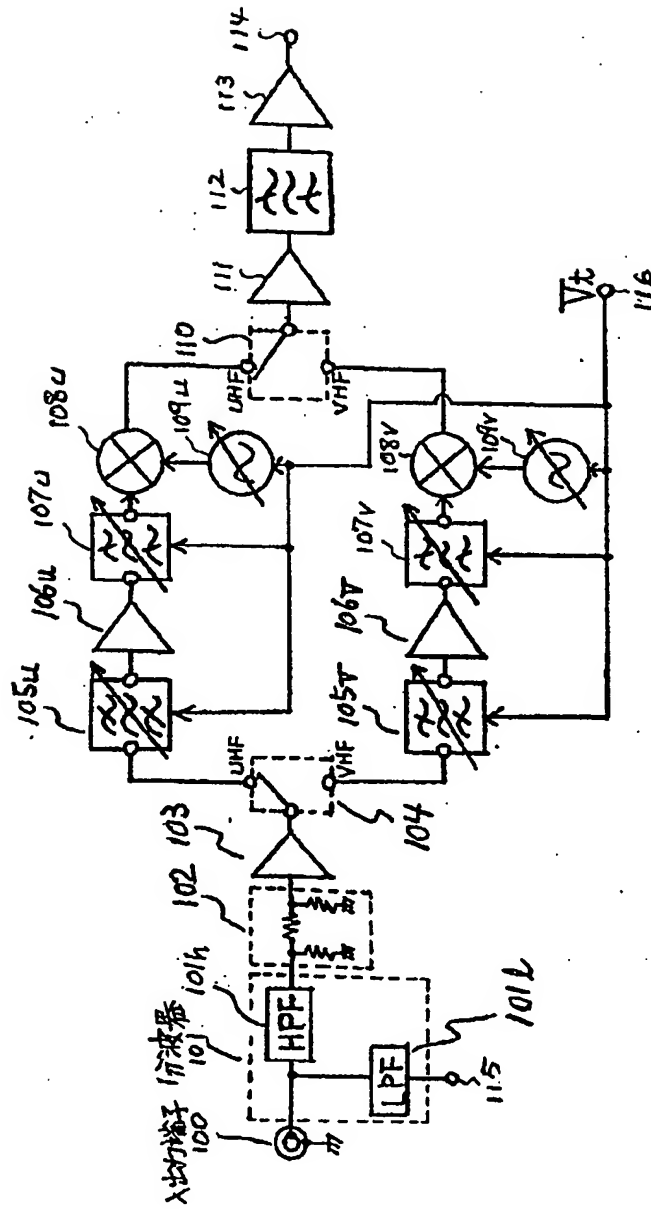
【図19】



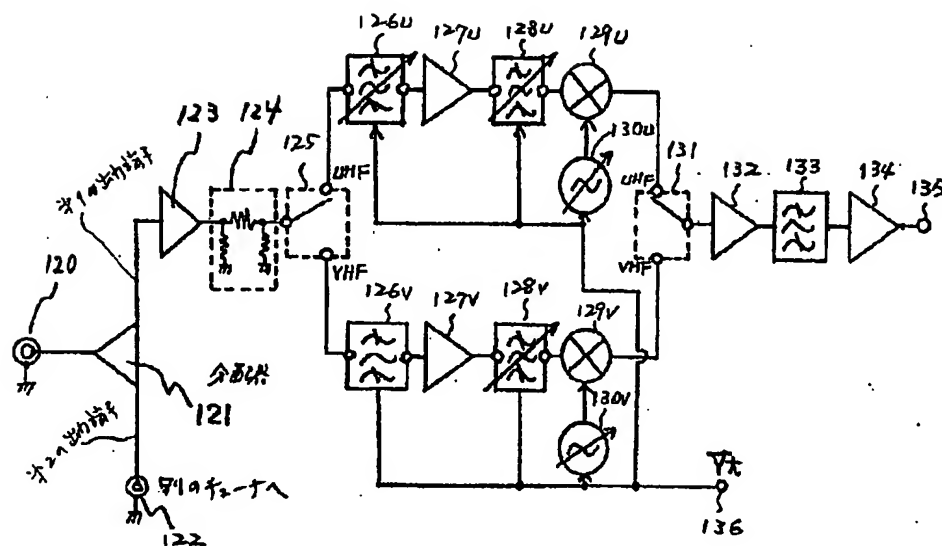
【図15】



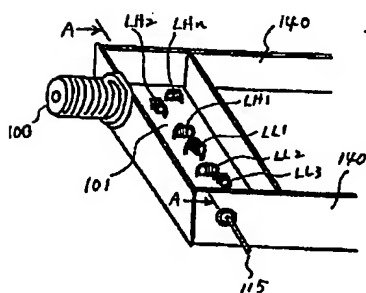
【図16】



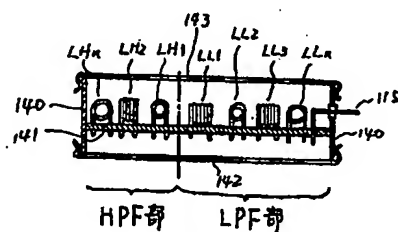
【図18】



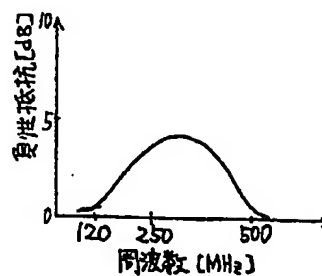
【図20】



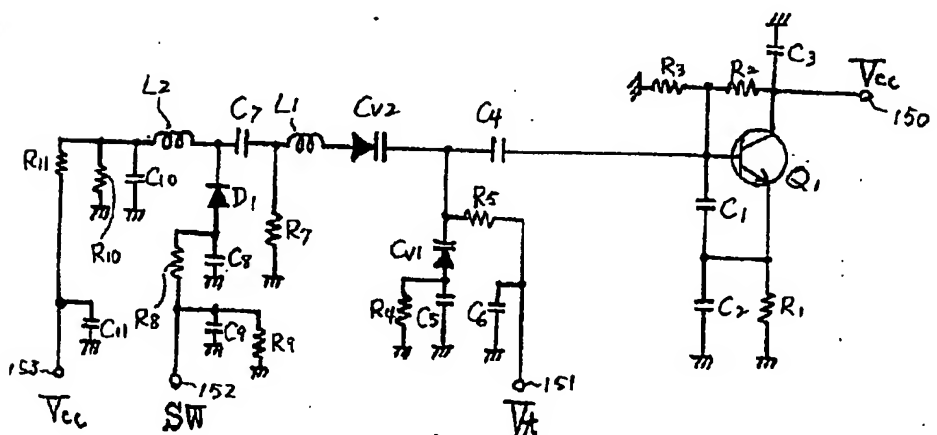
【図21】



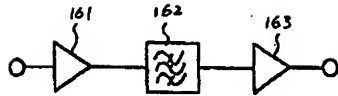
【図23】



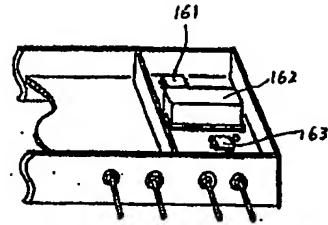
【図22】



【図24】



【図25】



【手続補正書】

【提出日】平成11年5月7日(1999. 5. 7)

【補正対象項目名】全図

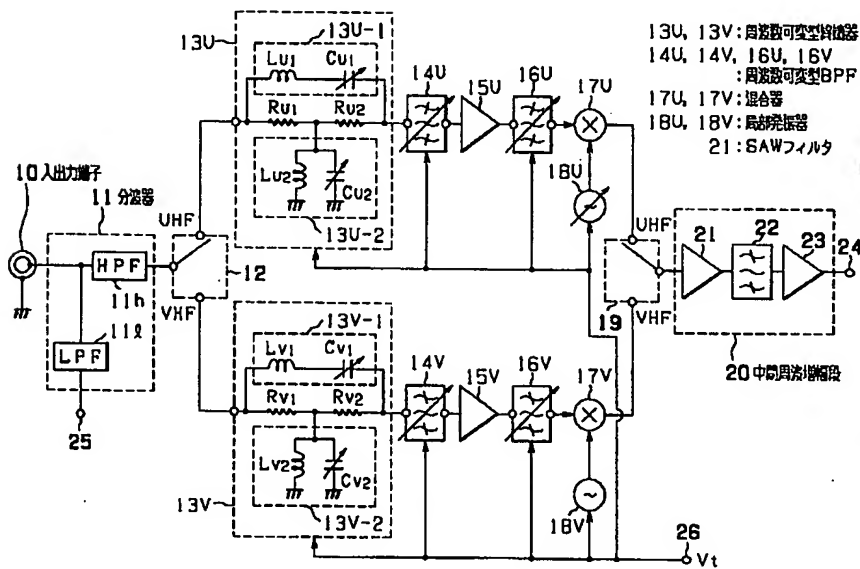
【手続補正1】

【補正方法】変更

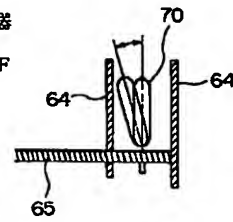
【補正対象書類名】図面

【補正内容】

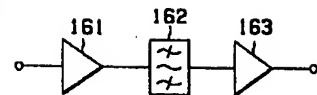
【図1】



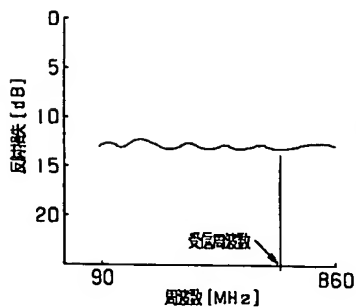
【図14】



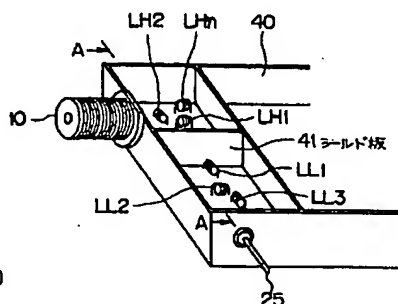
【図24】



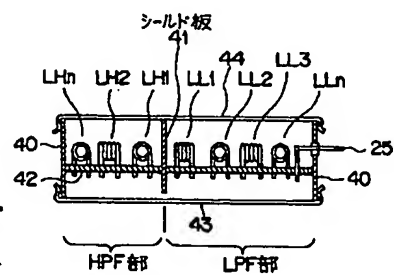
【図2】



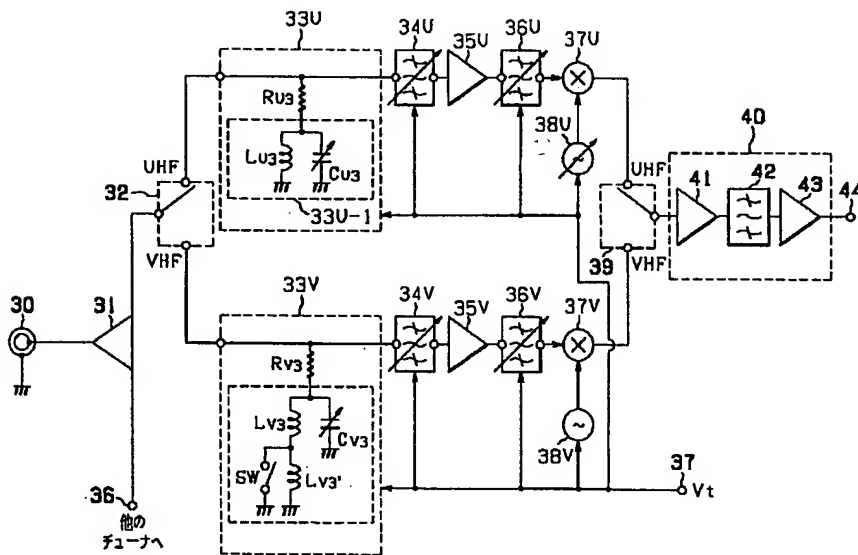
【図5】



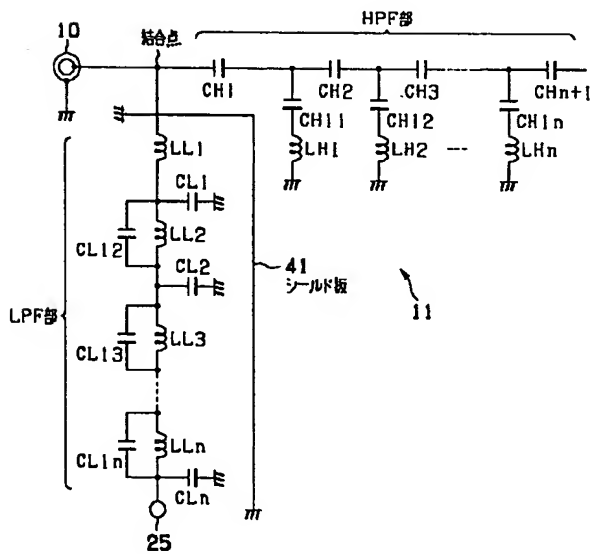
【図6】



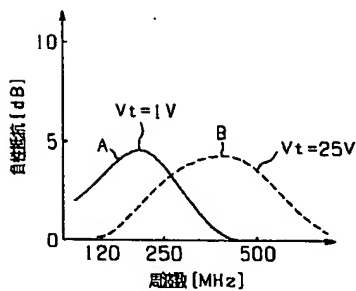
【図3】



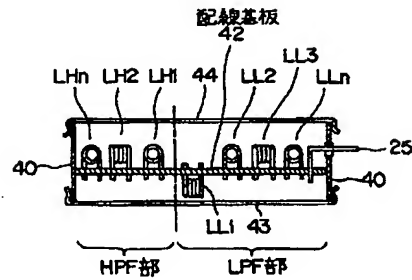
【図4】



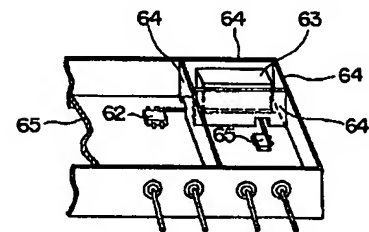
【図9】



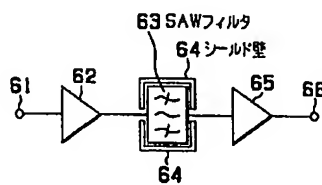
【図7】



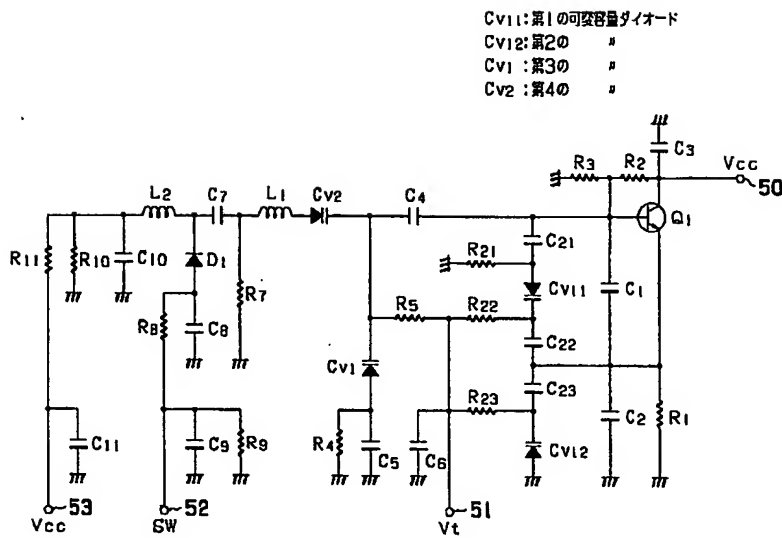
【図12】



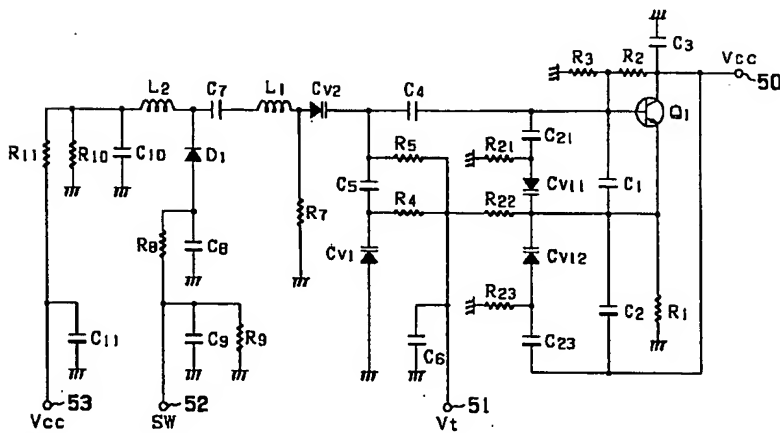
【図11】



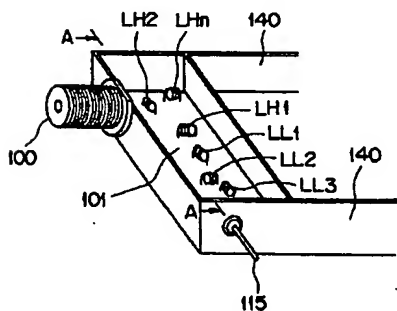
【図 8】



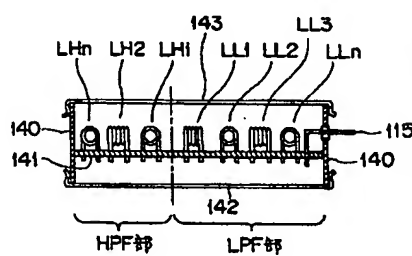
【図 10】



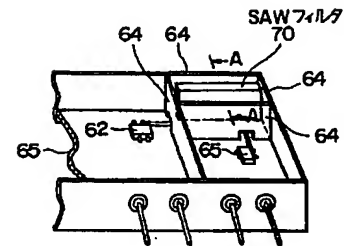
【図 20】



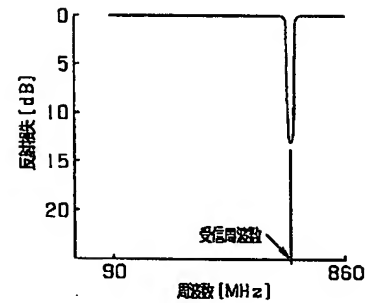
【図 21】



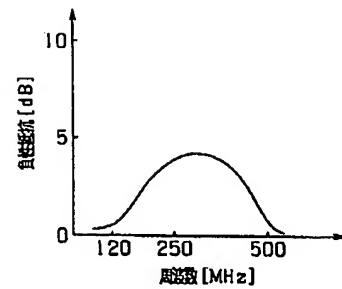
【図 13】



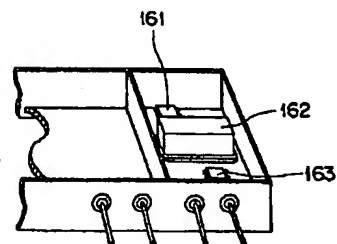
【図 17】



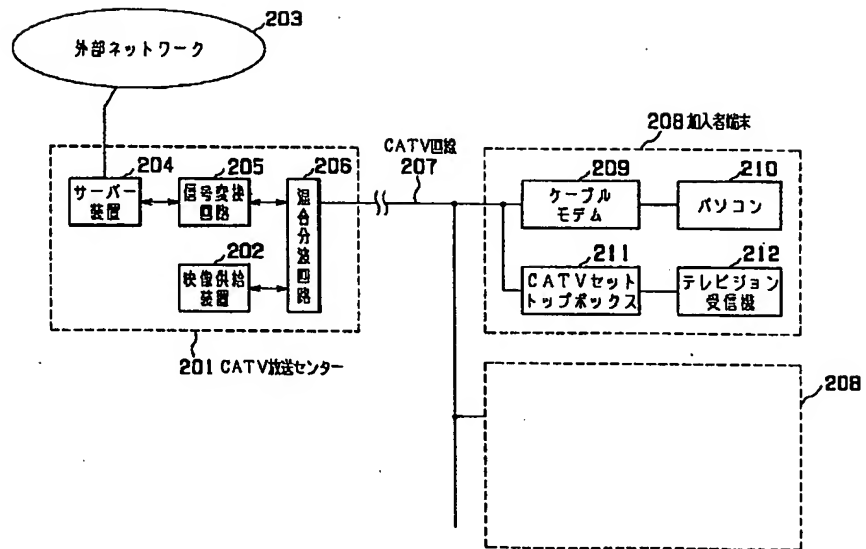
【図 23】



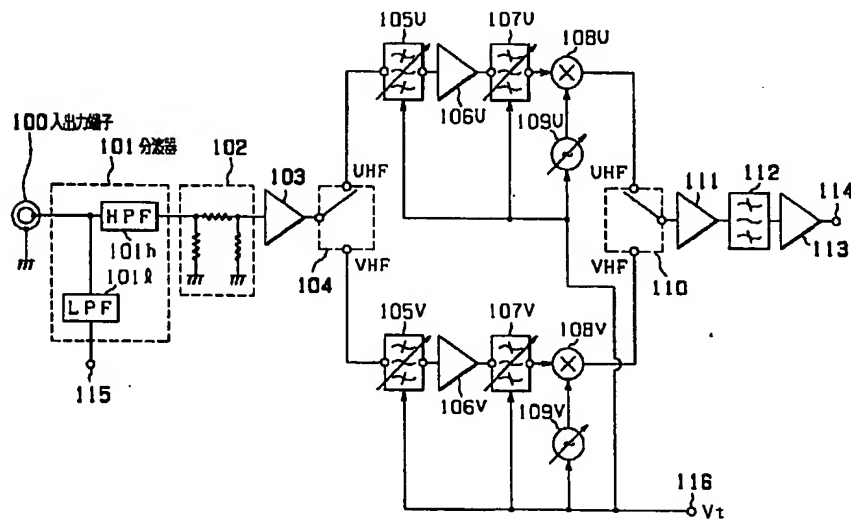
【図 25】



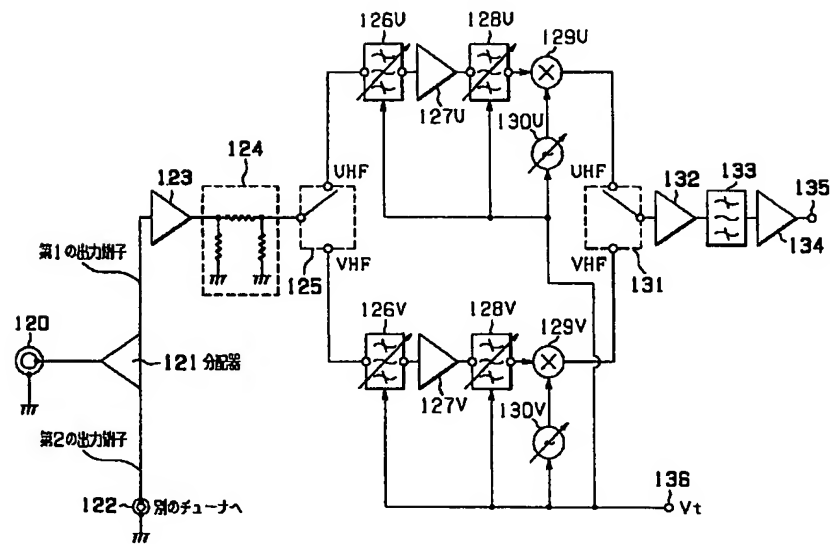
【図15】



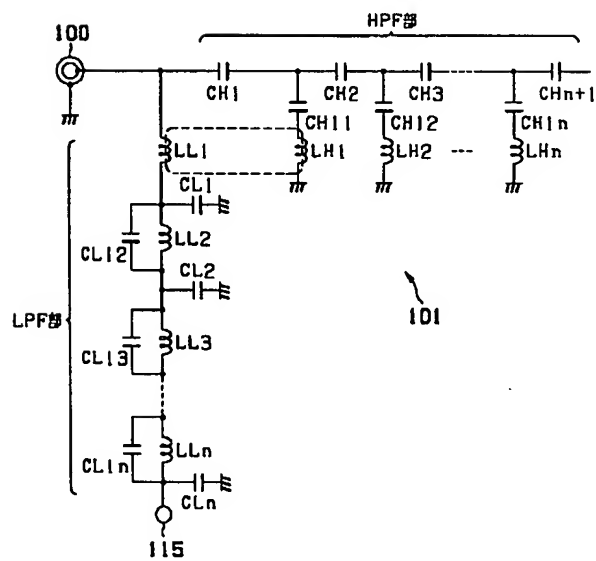
【図16】



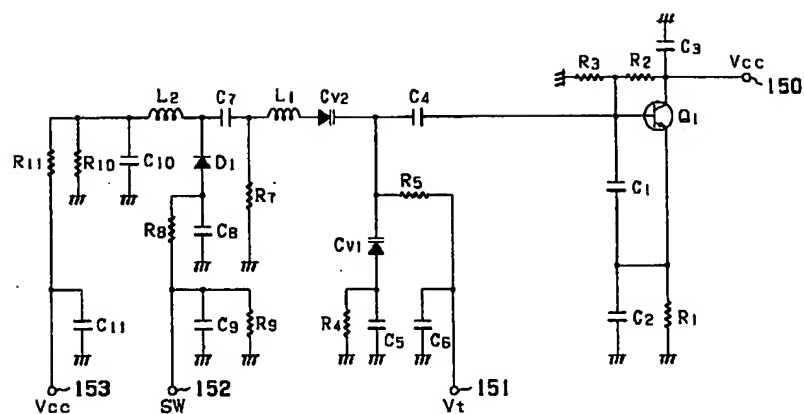
【図18】



【図19】



【図 22】



フロントページの続き

Fターム(参考) 5C025 AA25 DA01 DA04
 5C064 BA01 BB05 BC13 BC14 BC20
 5K020 AA02 AA03 AA05 BB09 DD03
 DD21 EE01 EE04 GG04 GG22
 HH02 HH11 HH12 MM03 MM05
 MM12 MM13
 5K062 AA06 AB01 AB06 AC02 AD04
 BB03 BB09 BB13 BC02 BC04
 BC11 BE08